

Universidade Federal da Bahia Programa de Pós-Graduação em Engenharia Elétrica

James Neves da Silva

Controle Repetitivo Discreto Aplicado A Um Inversor Monofásico Conectado à Rede Elétrica

Salvador 2017

Universidade Federal da Bahia Programa de Pós-Graduação em Engenharia Elétrica

James Neves da Silva

Controle Repetitivo Discreto Aplicado A Um Inversor Monofásico Conectado à Rede Elétrica

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal da Bahia como parte dos requisitos necessários para obtenção do grau de Mestre em Engenharia Elétrica.

Orientadores: Prof. Dr. Fabiano Fragoso Costa. Prof. Dr. André Pires Nóbrega Tahim.

Área de Concentração: Processamento de Energia. Linha de Pesquisa: Eletrônica de Potência.

Salvador, Bahia, Brasil ©James Neves da Silva, Dezembro de 2017

Ficha catalográfica elaborada pelo autor através do Programa de Geração Automática da Biblioteca Universitária da UFBA.

```
da Silva, James Neves
Controle Repetitivo Discreto Aplicado A Um Inversor
Monofásico Conectado à Rede Elétrica / James Neves da Silva. --
Salvador, 2017.
71 f.
Orientador: Fabiano Fragoso Costa.
Coorientador: André Pires Nóbrega Tahim.
Dissertação (Mestrado - Programa de Pós-Graduação em
Engenharia Elétrica) -- Universidade Federal da Bahia, Escola
Politécnicas, 2017.
1. Controlador Repetitivo. 2. Inversores Monofásicos. 3.
Controle de Corrente. I. Costa, Fabiano Fragoso. II. Nóbrega
Tahim, André Pires. III. Título.
```

JAMES NEVES DA SILVA

Controlador Repetitivo Discreto Aplicado A Um Inversor Monofásico Conectado À Rede Elétrica.

Dissertação apresentada à Universidade Federal da Bahia, como parte das exigências do Programa de Pós-Graduação em Engenharia Elétrica, para a obtenção do título de *Mestre*.

APROVADA em: 01 de Dezembro de 2017.

BANCA EXAMINADORA

Gof.

Prof. Dr. Fabiano Fragoso Costa Orientador/UFBA

Suns Prof. Ør. André Pires Nóbrega Tahim Coorientador/UFBA Prof. Dr. Marcio Fontana **UFBA** Dr. Bernard UFBA 6 Ordoñez Prof.

Prof. Dr. Alexandre Cézar de Castro UFPB

Dedico este trabalho à minha família, em especial aos meus pais

"Não há assunto tão velho que não possa ser dito algo de novo sobre ele."

Fiódor Dostoiévski

Agradecimentos

Agradeço, em primeira instância, a Deus e aos meus queridos pais e irmãos que sempre batalharam por mim e são a essência de minha vida.

Aos meus amigos, que gentilmente dividem comigo momentos de batalha e de alegria, dando-me forças para progredir sempre.

Ao meu orientador, pela confiança, compreensão, e pela atenção dispensada no sentido de corrigir minhas limitações.

À minha namorada Dayane Cardoso, pelo apoio e carinho nos momentos que mais precisei.

A todos os meus amigos que compõem o Laboratório de Eficiência Energética e Ambiental (LABFEA), por terem me acolhido tão bem.

Ao Programa de Pós-Graduação em Engenharia Elétrica da UFBA, especialmente ao Prof. Dr. Fernando Augusto Moreira.

À Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) pela bolsa de estudo.

Resumo

Este trabalho propõe um procedimento de projeto para um controlador repetitivo discreto, com a finalidade de controlar a corrente de saída de um inversor LC monofásico em ponte completa conectado à rede elétrica. O inversor também alimenta uma carga resistiva em derivação. O controlador assegura a estabilidade do sistema e robustez contra distorções harmônicas na tensão da rede. Sua concepção se baseia em um filtro notch de fase zero para compensar um pico de ressonância causado pelo filtro LC na saída do inversor, dado que este pico pode levar o sistema à instabilidade. Obtémse margem de estabilidade apropriada por meio de um filtro passa-baixa empregado no laço de realimentação positiva que faz parte do controlador. Simulações foram realizadas com auxílio dos softwares MATLAB e PSIM, para avaliar o desempenho do controlador sob diferentes condições de distorções harmônicas da tensão da rede. Além disso, para avaliar experimentalmente o controlador, foi utilizado um kit da Texas Instruments, que utiliza um DSP e contém um inversor em ponte completa e um filtro LC. Tanto as simulações quanto os experimentos laboratoriais mostraram que o controlador repetitivo opera corretamente, injetando corrente na rede de acordo com a referência fornecida ao sistema, e com robustez quanto às distorções harmônicas na tensão da rede.

Palavras-chaves: Controlador Repetitivo, Inversores Monofásicos, Controle de Corrente, Sistemas Conectados à Rede.

Abstract

This work proposes a designing procedure for a discrete repetitive controller governing the output current of a single-phase grid-connected LC full-bridge inverter. The inverter also supplies a resistive local shunt load. The controller assures system stability and robusteness to grid voltage harmonic distortions. Its design relies on a zero-phase notch filter which compensates a resonant peak caused by the LC filter at the inverter's output. Such peak may lead the system to instability. A proper stability margin is reached through a low-pass filter employed in the positive feedback loop of the controller. Simulations using the PSIM and MATLAB softwares have been carried out to access the controller performance under different harmonic conditions for the grid voltage. In addition, a DSP-based kit board from Texas Instruments containing a full-bridge LC inverter has been applied to experimentally test the controller. Both simulated and experimental results have been show that the repetitive controller works correctly, injecting current into the grid accordingly to the reference signal with robustness to voltage harmonic distortions

Keywords: Repetitive Controller, Single-Phase Inverters, Current Control, Grid-Connected Systems.

Lista de Figuras

2.1	Diagrama genérico de um sistema fotovoltaico conectado à rede	6
2.2	Duas topologias de inversores diferenciadas entre si por meio do número de	
	estágios de conversão. (a) Processamento concentrado em único estágio.	
	(b) Estágio CC-CC dedicado ao condicionamento da tensão e corrente do	
	barramento CC, e CC-CA dedicado ao controle da corrente e/ou tensão	
	no barramento CA.	7
2.3	Exemplos de soluções com transformador: (a) transformador para baixa	
	frequência (TBF) entre a rede e o inversor (resolve problemas com corrente	
	CC na rede). (b) Transformador para alta frequência (TAF) é incorporado	
	em um elo de alta frequencia entre dois estágios de conversão	8
2.4	Diagrama de blocos de um sistema hipotético para exemplificar o princípio	
	do modelo interno.	9
2.5	Diagrama de blocos do controlador repetitivo em sua configuração básica.	11
2.6	Resposta em frequência do controlador repetitivo básico da Figura 2.5	11
2.7	Diagrama do controlador repetitivo associado ao filtro passa-baixa, Q(s)	12
2.8	Resposta em frequência de $G_{rp}(s)$ associado ao filtro passa-baixa, Q(s),	
	para diferentes valores de frequência de corte, com $ au{=}1/60$ s	13
2.9	Diagrama de polos de $G_{rp}(s), \mathrm{com} \; au{=}1/60 \; \mathrm{s.} \; \ldots \; $	13
2.10	Classificação das técnicas de controle de corrente	14
		1.0
3.1	Diagrama de blocos simplificado do inversor monofásico conectado à rede.	19
3.2	Estrutura do PLL utilizado.	20
3.3	Modelo equivalente do inversor CC-CA.	21

3.4	Diagrama de blocos completo do sistema de controle	22
3.5	Diagrama de blocos do controlador proposto.	22
3.6	Resposta em frequência do filtro passa-baixas Q(z)	24
3.7	Resposta em frequência da planta $P(z).\ \ldots \ldots \ldots \ldots \ldots \ldots$	25
3.8	Resposta em frequência do filtro Butterworth $B(z).\ .\ .\ .\ .$.	25
3.9	Resposta em frequência do sistema compensado $B(z)P(z).\ \ldots\ \ldots$.	25
3.10	Resposta em frequência do filtro $S_2(z)$	26
3.11	Resposta em frequência do filtro notch $S_1(z)$	27
3.12	Resposta em frequência do compensador $S(z).\ \ldots\ \ldots\ \ldots\ \ldots$	27
3.13	Resposta em frequência so sistema compensado $S(z)P(z).$	28
3.14	Resposta em frequência do termo $z^k S(z) P(z)$	28
3.15	Diagrama polar de $H(e^{j\omega T})$ que evidencia o critério de estabilidade sendo	
	atendido.	29
4 1	Módulo (A) e fase (B) do sistema compensado lugar das raízes (C) e	
1.1	resposta ao degrau unitário (D) ajustados através do SISOTOOL	32
42	Resposta em frequência correspondente ao controlador ressonante	33
4.3	Tensão da rede distorcida pelos harmônicos de $5^{\underline{a}}$ $7^{\underline{a}}$ e $11^{\underline{a}}$ ordem	34
4.4	Espectro da tensão da rede elétrica utilizada em simulações	34
4.5	Corrente de saída sobreposta ao sinal de referência para o caso em que se	01
1.0	utiliza o controlador PI	35
46	Amplitude do erro para o caso em que se utiliza o controlador PI	35
4 7	Corrente de saída sobreposta ao sinal de referência para o caso em que se	00
1.1	utiliza o controlador ressonante.	36
48	Amplitude do erro para o caso em que se utiliza o controlador ressonante	36
4.9	Corrente de saída sobreposta ao sinal de referência para o caso em que se	00
1.0	utiliza o controlador repetitivo.	37
4 10	Amplitude do erro para o caso em que se utiliza o controlador repetitivo	37
4 11	Comparativo entre a DHT resultante de cada técnica de controle	38
4 19	Espectro de harmônicos da corrente inietada e os limites da IEC 61727	38
1.12 1 12	Espectro de harmônicos da corrente injetada e os limitos da IEC 61727.	30
ч.10	Espectro de narmomeos da corrente injetada e os mintes da IEC 01/27.	59

4.14	Forma de onda de tensão da rede elétrica no ponto de conexão com o		
	inversor	•	40
4.15	Espectro de frequências e DHT da tensão da rede.	•	40
4.16	Comportamento da corrente injetada ao utilizar-se o controlador PI. Es-		
	cala para tensão: 60 V/div. Escala para corrente: 2 A/div. $\hfill \ldots \ldots \ldots$	•	41
4.17	Comportamento da corrente injetada ao utilizar-se o controlador resso-		
	nante. Escala para tensão: 60 V/div. Escala para corrente: 2 A/div. $\ .$.	•	41
4.18	Comportamento da corrente injetada ao utilizar-se o controlador repeti-		
	tivo. Escala para tensão: 60 V/div. Escala para corrente: 2 A/div	•	42
4.19	DHT das três técnicas de controle obtido experimentalmente	•	42
4.20	Espectro de harmônicos obtido experimentalmente para corrente injetada		
	na rede e os limites da IEC 61727 para os controladores repetitivo e PI.	•	43
4.21	Espectro de harmônicos obtido experimentalmente para corrente injetada		
	na rede ${\rm e}$ os limites da IEC 61727 para os controladores repetitivo e res-		
	sonante	•	44
A.1	Tela do PSIM com a representação do estágio de potência, e do estágio		
A.1	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos.		48
A.1 A.2	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos		48
A.1 A.2	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos		48 49
A.1 A.2 A.3	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos		48 49 50
A.1 A.2 A.3 A.4	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos		48 49 50 51
A.1A.2A.3A.4A.5	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos	•	48 49 50 51 53
 A.1 A.2 A.3 A.4 A.5 A 6 	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos		48 49 50 51 53 54
 A.1 A.2 A.3 A.4 A.5 A.6 A 7 	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos. Circuito com o controlador discreto, e com os elementos de hardware pró- prios do DSP F28335. Menu de configuração do inversor A/D Menu de configuração do módulo PWM Campo onde se define o modelo do DSP utilizado. Campo onde se define a memoria na qual o código será gravado. Configurações de <i>clock</i> e velocidade de processamento do DSP	•	48 49 50 51 53 54 55
 A.1 A.2 A.3 A.4 A.5 A.6 A.7 A.8 	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos. Circuito com o controlador discreto, e com os elementos de hardware pró- prios do DSP F28335. Menu de configuração do inversor A/D Menu de configuração do módulo PWM Campo onde se define o modelo do DSP utilizado. Campo onde se define a memoria na qual o código será gravado. Configurações de <i>clock</i> e velocidade de processamento do DSP	• • • •	 48 49 50 51 53 54 55 55
 A.1 A.2 A.3 A.4 A.5 A.6 A.7 A.8 A.9 	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos. Circuito com o controlador discreto, e com os elementos de hardware pró- prios do DSP F28335. Menu de configuração do inversor A/D Menu de configuração do módulo PWM Campo onde se define o modelo do DSP utilizado. Campo onde se define a memoria na qual o código será gravado. Configurações de <i>clock</i> e velocidade de processamento do DSP Tela de configuração das portas de entrada/saída do DSP.	• • • •	48 49 50 51 53 54 55 55 55
 A.1 A.2 A.3 A.4 A.5 A.6 A.7 A.8 A.9 A.10 	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos.		48 49 50 51 53 54 55 55 56
 A.1 A.2 A.3 A.4 A.5 A.6 A.7 A.8 A.9 A.10 	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos.		48 49 50 51 53 54 55 55 56 57
 A.1 A.2 A.3 A.4 A.5 A.6 A.7 A.8 A.9 A.10 	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos. Circuito com o controlador discreto, e com os elementos de hardware próprios do DSP F28335. Menu de configuração do inversor A/D Menu de configuração do módulo PWM Campo onde se define o modelo do DSP utilizado. Campo onde se define a memoria na qual o código será gravado. Configuraçãos de clock e velocidade de processamento do DSP Tela de configuração das portas de entrada/saída do DSP. Ferramenta para importar o código gerado. Localização da pasta gerada pelo PSIM, através da ferramenta de importação.		 48 49 50 51 53 54 55 56 57
 A.1 A.2 A.3 A.4 A.5 A.6 A.7 A.8 A.9 A.10 A.11 	Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos. Circuito com o controlador discreto, e com os elementos de hardware próprios do DSP F28335. Menu de configuração do inversor A/D Menu de configuração do módulo PWM Campo onde se define o modelo do DSP utilizado. Campo onde se define a memoria na qual o código será gravado. Configuração da portas de entrada/saída do DSP. Tela de configuração das portas de entrada/saída do DSP. Ferramenta para importar o código gerado. Localização da pasta gerada pelo PSIM, através da ferramenta de importação. Tela do <i>Code Composer Studio</i> mostrando a rotina principal (ao centro), n os arguinas complementares (à esquerda) que são posector france as DSP.		48 49 50 51 53 54 55 55 56 57

xi

B.1	Detalhe do DSP utilizado, em conjunto com a placa de gravação	58
B.2	Módulo experimental utilizado.	59
B.3	Circuito do inversor em ponte completa conectado à rede, com detalhes	
	do DSP e dos pontos de medição de correte de saída, e de tensão da rede.	60
B.4	Fluxograma ilustrando as etapas dos condicionamento de sinais e controle	
	das chaves e relés	60
B.5	Circuito drive utilizado em cada uma das chaves de potência	61
B.6	Montagem experimental utilizada para os testes.	61

Lista de Tabelas

3.1	Parâmetros do inversor.	19
4.1	Resumo dos parâmetros de desempenho obtidos para cada controlador	44

Sumário

1	Introdução		
	1.1	Motivação	1
	1.2	Objetivos	2
	1.3	Contribuições do trabalho	3
	1.4	Organização do texto	3
	1.5	Publicação	4
2	Fun	damentação teórica e revisão bibliográfica	5
	2.1	Introdução	5
	2.2	Sistemas conectados à rede	5
	2.3	Topologias de inversores monofásicos para sistemas conectados à rede	6
	2.4	Fundamentos do controle repetitivo	9
		2.4.1 Princípio do modelo interno	9
		2.4.2 Controlador repetitivo	10
	2.5	Revisão bibliográfica acerca do controle de inversores monofásicos	14
3	Esti	ratégia de controle proposta	18
	3.1	Introdução	18
	3.2	Descrição do inversor utilizado	18
	3.3	Modelagem da planta e projeto do sistema de controle	20
4	Res	ultados	30
	4.1	Introdução	30
	4.2	Condições de testes e parâmetros para avaliação de desempenho do inversor	30

	4.3	Técnic	as de controle utilizadas para comparação	31
	4.4	Result	ados de simulações computacionais via PSIM	34
	4.5	Result	ados experimentais	39
5	Con	clusõe	s e trabalhos futuros	45
	5.1	Trabal	hos futuros	46
A	Soft	ware I	PSIM aplicado à geração de código-fonte para DSP Texas	1
	F28	335		47
	A.1	Introdu	ução	47
	A.2	Repres	entação do sistema discreto no PSIM	47
	A.3	Proced	limentos para geração do código	48
		A.3.1	Configurações do módulo inversor A/D	49
		A.3.2	Configurações do módulo PWM	51
		A.3.3	Configurações do módulo Simulation Control	53
		A.3.4	Configurações do módulo DSP Configuration	54
		A.3.5	Configurações do módulo Hardware Configuration	54
		A.3.6	Gravação do código no DSP artavés do Code Composer Studio $\ .$.	56
в	Des	crição	do aparato experimental	58
	B.1	Introdu	ução	58
	B.2	DSP T	'MS320F28335	58
	B.3	Inverse	or monofásico	59
Re	e ferê i	ncias E	Bibliográficas	62

Capítulo 1

Introdução

1.1 Motivação

A crescente participação das fontes de energia renováveis na matriz energética mundial é algo notório, sobretudo do ponto de vista da energia solar fotovoltaica. Segundo [1], o mundo contabilizou ao final de 2014, 180 GW de energia fotovoltaica instalada, valor 28,7% maior que o registrado em 2013. Além disso, de acordo com [2], a energia solar fotovoltaica poderá responder por cerca de 11% da oferta mundial de energia elétrica em 2050. Em um panorama nacional, prevê-se que em 2018 o Brasil esteja entre os 20 países com maior geração de energia fotovoltaica, considerando-se a potência já instalada (2,6 GW) e a escala de expansão dos demais países [1].

No contexto de expansão da energia fotovoltaica no Brasil e no mundo, destacamse os sistemas de baixa potência focados em aplicações residenciais e comerciais de pequeno porte. Segundo [2], de toda energia fotovoltaica gerada no mundo, aproximadamente 60% corresponde aos sistemas residenciais e comerciais. Atualmente no Brasil, é previsto que 18% da energia fotovoltaica gerada até 2050 seja proveniente de sistemas residenciais [1].

Em geral, o aproveitamento da energia fotovoltaica possui duas alternativas. Uma delas consiste em se utilizar sistemas isolados, e a outra diz respeito aos sistemas conectados à rede. Os que são isolados da rede elétrica necessitam de acumuladores de energia para os períodos sem iluminação solar. Estes acumuladores são dimensionados de acordo com a autonomia desejada para o sistema, e segundo [3] é um componente crítico por ter baixa vida útil e preço elevado em comparação às demais partes do sistema. Os sistemas isolados podem custar o dobro do valor daqueles conectados à rede, e portanto são mais viáveis em locais muito distantes das linhas de distribuição, ou em aplicações de pequeno porte, tais como a iluminação de vias públicas.

A outra alternativa de aproveitamento diz respeito aos sistemas conectados à rede, os quais possuem duas vantagens principais. Uma delas é que neste tipo de configuração os acumuladores são componentes dispensáveis, pois a rede elétrica supre a demanda energética nos períodos sem iluminação solar, e também absorve o excedente nos momentos de pico de geração. A outra, é que no Brasil e em muitos outros países existem normas que preveem a compensação da energia consumida da rede, utilizando-se o excedente de energia fotovoltaica gerada [4]. Por conta destas vantagens, os sistemas conectados são os mais empregados atualmente.

Em sistemas de baixa potência conectados à rede é comum a utilização de inversores monofásicos. Tais sistemas têm ganhado cada vez mais espaço no âmbito da geração distribuída, de modo que o controle dos inversores neles aplicados é um tópico relevante. Este controle requer rastreamento de referências senoidais, e tal rastreamento pode ser realizado por técnicas distintas, destacando-se dentre elas, a técnica de controle repetitivo, com a qual o rastreamento de sinais periódicos é mais eficiente.

O bom desempenho dos controladores repetitivos no que tange à rejeição de perturbações periódicas, juntamente com esse contexto de expansão da energia fotovoltaica, no qual se destacam os sistemas de baixa potência com inversores monofásicos, constituem-se nos principais motivadores deste trabalho.

1.2 Objetivos

De maneira geral, este trabalho possui dois objetivos. O primeiro, consiste em propor um controlador repetitivo discreto capaz de atuar sobre a corrente de saída de um inversor monofásico conectado à rede elétrica, e que garanta estabilidade e robustez quanto às distorções harmônicas de tensão da rede. O segundo, é aplicar o controlador proposto em uma plataforma experimental, e assim verificar sua eficácia na prática. Com esse intento, propõe-se modelar matematicamente a plataforma experimental, projetar um filtro digital para atenuar o pico de ressonância inerente ao filtro LC à saída do sistema, realizar simulações computacionais e por fim, embarcar o sistema de controle em um Processador Digital de Sinas (*Digital Signal Processor, DSP*) que faz parte da plataforma experimental utilizada. Propõe-se também analisar o desempenho do sistema, do ponto de vista da qualidade de energia, utilizando-se parâmetros que constam em normas técnicas vigentes internacionalmente.

1.3 Contribuições do trabalho

Entende-se como as principais contribuições deste trabalho:

- O emprego da abordagem de controle repetitivo com a finalidade de controlar a corrente de saída de um inversor monofásico, dado que em geral, esse tipo de abordagem é mais comum na literatura voltada para o controle de tensão em inversores.
- A utilização de um filtro digital do tipo notch de fase zero, capaz de atenuar o pico de ressonância do sistema sem inserir atraso significativo.
- Aplicação do Software PSIM como ferramenta capaz de gerar os códigos necessários ao DSP a partir do sistema representado em diagrama de blocos, o que auxiliará no desenvolvimento de futuros trabalhos no âmbito do Laboratório de Eficiência Energética e Ambiental (LABEFEA) da UFBA, dado que esta é uma aplicação nova para o laboratório.

1.4 Organização do texto

Esta dissertação está estruturada em cinco capítulos, divididos entre temas como o panorama de expansão dos sistemas monofásicos conectados à rede, uma revisão bibliográfica acerca dos métodos de controle mais empregados em inversores monofásicos, além da teoria básica e projeto de um controlador repetitivo.

No Capítulo 2, apresenta-se a fundamentação teórica para o trabalho, ao tempo em que os fundamentos do controle repetitivo e as topologias mais comuns de inversores monofásicos são apresentadas e discutidas. Além disso, este capítulo apresenta uma revisão da literatura acerca das técnicas de controle mais empregadas, suas vantagens e limitações.

O Capítulo 3, por sua vez, é dedicado ao detalhamento da estratégia de controle proposta. Neste capítulo, realiza-se a descrição do circuito do inversor, e em seguida a modelagem matemática do sistema. O capítulo é finalizado com o projeto do controlador repetitivo e dos filtros a ele associados.

No Capítulo 4, as condições de teste e os parâmetros para avaliação do inversor são definidos, e os resultados provenientes de simulações computacionais, e também os experimentais são apresentados. Os resultados obtidos com o controlador repetitivo são comparados aos obtidos com um controlador ressonante, e com um controlador proporcional-integral. Ao final, a distorção harmônica total em relação à corrente de saída é comparada aos padrões vigentes em normas internacionais, para os três casos de controladores.

Por fim, no Capítulo 5 os comentários gerais do trabalho são apresentados, além das conclusões e a perspectiva de trabalhos futuros.

1.5 Publicação

J. N. Silva, A. J. Sguarezi Filho, D. A. Fernandes, A. P. N. Tahim, E. R. C. Silva, and F. F. Costa, "A Discrete Repetitive Current Controller For Single-Phase Grid-Connected Inverters" In XVII Brazilian Power Electronics Conference (COBEP 2017). Anais do Congresso Brasileiro de Eletrônica de Potência, 2017

Capítulo 2

Fundamentação teórica e revisão bibliográfica

2.1 Introdução

Este capítulo apresenta os conceitos básicos de sistemas conectados à rede elétrica e topologias de inversores. Além disso, abordam-se os fundamentos do controle repetitivo, e uma revisão bibliográfica a respeito do controle de inversores conectados à rede.

2.2 Sistemas conectados à rede

Em geral, os sistemas conectados à rede elétrica apresentam uma estrutura semelhante à da Figura 2.1, que será detalhada a seguir. Esta estrutura consta de uma fonte CC genérica junto a um capacitor de desacoplamento, um inversor CC-CA e um filtro de saída. Ressalta-se que a fonte CC é tida como genérica porque pode estar relacionada, por exemplo, a um dos vários tipos de fontes alternativas de energia tal como a fotovoltaica.

Na estrutura supracitada, o inversor CC-CA tem por função processar a energia em corrente contínua proveniente da fonte CC genérica. Controlando-se as chaves do inversor, a energia elétrica em corrente contínua é transformada em corrente alternada, para então passar pelo filtro. O filtro, por sua vez, elimina harmônicos de alta frequência deixando apenas o componente fundamental de interesse.



Figura 2.1: Diagrama genérico de um sistema fotovoltaico conectado à rede.

É notório, então, que há potência em corrente contínua na entrada do inversor e potência em corrente alternada na saída. Por essa razão o inversor deve conter um capacitor de desacoplamento, conforme ilustrado na Figura 2.1. Este capacitor servirá como interface entre a potência CC gerada pela fonte genérica e a potência CA injetada na rede.

O efeito prático do desacoplamento consiste em mitigar o *ripple* de tensão nos terminais da fonte CC que surge em virtude da conversão CC-CA, e que está relacionado ao equilíbrio de energia instantânea entre os lados CC e CA do inversor [5]. A título de exemplo, no caso abordado em [6], ao se mitigar o referido *ripple* de tensão o rendimento de um conjunto de painéis fotovoltaicos foi otimizado. Por outro lado, de acordo com [7] e [8], os capacitores são um dos componentes que mais impactam negativamente na vida útil dos inversores, e portanto devem ter seus valores de capacitância minorados o máximo possível. Por fim, não sendo parde do escopo deste trabalho, mais detalhamento a respeito do desacoplamento pode ser obtido em [5, 9].

2.3 Topologias de inversores monofásicos para sistemas conectados à rede

De acordo com a literatura, as topologias de inversores monofásicos para conexão à rede elétrica são, em geral, classificadas de acordo com número de estágios de conversão e com a utilização ou não de isolação via transformador (que podem operar em alta frequência ou na frequência da rede). A Figura 2.2 mostra duas possíveis topologias de inversores quanto ao número de estágios empregados. Na Figura 2.2(a), mostra-se um inversor com apenas um estágio de processamento de energia que realiza tanto o condicionamento da tensão e corrente do barramento CC, quanto o controle da corrente e/ou tensão no barramento CA. Este processamento de energia elétrica centralizado em um único estágio possibilita uma estrutura mais compacta em termos de componentes, contudo, compromete a eficiência do equipamento [6].



Figura 2.2: Duas topologias de inversores diferenciadas entre si por meio do número de estágios de conversão. (a) Processamento concentrado em único estágio. (b) Estágio CC-CC dedicado ao condicionamento da tensão e corrente do barramento CC, e CC-CA dedicado ao controle da corrente e/ou tensão no barramento CA.

O inversor da Figura 2.2(b) possui dois estágios de conversão. Esta estrutura permite que o estágio CC-CC realize o condicionamento da tensão e corrente do barramento CC, enquanto o CC-CA realiza o controle da corrente e/ou tensão no barramento CA. Essa divisão propicia dois estágios com menor complexidade e maior eficiência.

Os inversores podem utilizar, ou não, a isolação por meio de transformadores. Ela não é necessária para o funcionamento do inversor, mas pode contribuir em alguns aspectos, como por exemplo na separação entre os aterramentos do lado da fonte CC e do restante do circuito. Ademais, a conexão com a rede em situações nas quais a fonte CC possui baixo valor de tensão, só é possível se for utilizado um estágio CC-CC de ganho estático elevado, de até vinte vezes a tensão CC de entrada [10]. Por outro lado, para se obter ganhos elevados com uma topologia desprovida de transformador, várias dificuldades construtivas e de eficiência são encontradas, tal como pode ser visto em um exemplo desse tipo apresentado em [11].

Os inversores que utilizam transformadores, podem assumir configurações como as mostradas na Figura 2.3. Na configuração mostrada na Figura 2.3(a), o transformador opera sob frequência da rede, sendo diretamente conectado a ela. Esta configuração evita a injeção de corrente contínua na rede, que pode saturar os transformadores das linhas de distribuição [12, 13, 14]. Contudo, a baixa frequência de operação implica em um transformador de maior volume, a ponto de inviabilizar projetos de potência elevada.



Figura 2.3: Exemplos de soluções com transformador: (a) transformador para baixa frequência (TBF) entre a rede e o inversor (resolve problemas com corrente CC na rede). (b) Transformador para alta frequência (TAF) é incorporado em um elo de alta frequencia entre dois estágios de conversão.

Na Figura 2.3(b), o transformador é especificado para operar sob frequência de chaveamento. Esta configuração não resolve o problema de injeção de corrente contínua na rede, porém facilita o aterramento da fonte CC, que pode ser, por exemplo, módulos fotovoltaicos como aparece em [15].

Em síntese, os inversores aplicados a sistemas conectados à rede podem ser divididos em dois estágios principais. O primeiro, constitui-se de um estágio CC-CC dedicado ao condicionamento da tensão e da corrente do barramento CC. O segundo, que consiste em um inversor CC-CA e é em particular o objeto de estudo desse trabalho, está intimamente ligado ao controle da corrente injetada na rede e/ou da tensão.

Em geral, os inversores CC-CA podem ser classificados como Voltage Source Inverter (VSI), ou como Current Source Inverter (CSI). Estes comportam-se como fontes de corrente, e aqueles como fontes de tensão. Os inversores classificados como VSI são aplicados quando se deseja estabelecer controle sobre a tensão de saída, o que ocorre em unidades UPS, também conhecidas como nobreaks. Por outro lado, os inversores classificados como fonte de corrente (CSI) são aplicados, por exemplo, aos sistemas fotovoltaicos. Isso porque, nestas aplicações, em geral, a variável de interesse é a corrente injetada na rede. Uma vez que o objeto de estudo do presente trabalho é o controle da corrente elétrica injetada na rede por um inversor CC-CA, a plataforma experimental de testes utilizada, e que se encontra detalhada no Anexo B, constitui-se de um inversor CC-CA do tipo CSI.

2.4 Fundamentos do controle repetitivo

A teoria de controle repetitivo remonta à década de 1980, tendo [16, 17, 18] como seus precursores. Trata-se de uma metodologia baseada no princípio do modelo interno [19], que se presta ao rastreamento (ou rejeição) de sinais periódicos, em especial sinais senoidais.

2.4.1 Princípio do modelo interno

De acordo com o princípio do modelo interno, um sistema de controle é capaz de rastrear um dado sinal de referência sem erro de estado estacionário, se o modelo que produz tal sinal de referência estiver contido neste sistema, que deve ser estável em malha fechada. Assim, por exemplo, se o objetivo é rastrear uma referência senoidal de frequência ω_n , um termo igual a $\omega_n/(s^2 - \omega_n^2)$ deve estar contido na função de transferência do controlador [20, 21]. O controlador que possui apenas esse termo é o controlador ressonante, que é comumente utilizado para controlar inversores monofásicos conectados à rede elétrica [22, 23], conforme será mencionado mais adiante.

A título de exemplo, pode-se entender melhor o princípio do modelo interno seguindo-se a mesma abordagem utilizada em [24] na análise da Figura 2.4. Nessa figura, $G_c(s)$ é a função de transferência do controlador, $G_p(s)$ é a função de transferência da planta, enquanto que R(s), D(s) e Y(s) representam, respectivamente, os sinais de entrada, as perturbações e a saída do sistema.



Figura 2.4: Diagrama de blocos de um sistema hipotético para exemplificar o princípio do modelo interno.

A partir da Figura 2.4, obtém-se as funções de transferência $T_r \in T_d$ como segue:

$$T_r(s) = \frac{Y(s)}{R(s)} = \frac{1}{\frac{1}{G_c(s)G_p(s)} + 1},$$
(2.1)

$$T_d(s) = \frac{Y(s)}{D(s)} = \frac{G_p(s)}{1 + G_c(s)G_p(s)}.$$
(2.2)

Considerando-se o sistema estável em malha fechada, verifica-se que somente ocorrerá o seguimento de referência com erro nulo de um determinado sinal senoidal de frequência ω_0 se, nessa frequência,

$$|T_r(j\omega_0)| = \left|\frac{1}{\frac{1}{G_c(j\omega_0)G_p(j\omega_0)} + 1}\right| = 1, \ \angle T_r(j\omega_0) = 0,$$
(2.3)

$$|T_d(j\omega_0)| = \left| \frac{G_p(j\omega_0)}{1 + G_c(j\omega_0)G_p(j\omega_0)} \right| = 0, \ \angle T_d(j\omega_0) = 0.$$
(2.4)

Nota-se contudo, que é necessário $|G_c(j\omega_0)G_p(j\omega_0)| = \infty$ para que (2.3) e (2.4) sejam satisfeitas. Ou seja, garante-se o seguimento da referência com erro nulo, ou, de maneira equivalente, a rejeição de perturbações em uma dada frequência, se a função de transferência do controlador apresentar ganho infinito na frequência dos sinais a serem seguidos (ou rejeitados). Esta condição ocorrerá quando o controlador apresentar polos complexos conjugados na frequência ω_0 . Em outras palavras, ocorrerá quando o modelo do sinal estiver contido no modelo do sistema em malha fechada, como reza o princípio do modelo interno apresentado anteriormente.

2.4.2 Controlador repetitivo

O modelo básico para o controlador repetitivo no domínio de Laplace, é mostrado no diagrama de blocos da Figura 2.5, onde $e^{-\tau s}$ representa um termo de atraso de τ segundos. A função de transferência desse controlador pode ser expressa por

$$G_{rp}(s) = \frac{Y(s)}{E(s)} = \frac{1}{1 - e^{-\tau s}}.$$
(2.5)

Pode-se verificar os polos de $G_{rp}(s)$ a partir da solução da igualdade $1 - e^{-\tau s} = 0$, que pela identidade de Euler pode ser reescrita como

$$1 - e^{-\sigma\tau} [\cos(\omega\tau) - j sen(\omega\tau)] = 0, \qquad (2.6)$$



Figura 2.5: Diagrama de blocos do controlador repetitivo em sua configuração básica.

para $s = \sigma + j\omega$. Com isso, é notório que com $\sigma = 0$ e $\omega = \frac{2n\pi}{\tau}$, $\forall n \in \mathbb{Z}$, se resolve a equação (2.6). Logo, pode-se perceber que o controlador repetitivo apresenta infinitos polos complexos imaginários em s = $j\frac{2n\pi}{\tau}$, $\forall n \in \mathbb{Z}$. Consequentemente, a resposta em frequência deste controlador apresenta infinitos picos de ganho infinito em frequências múltiplas de $\frac{2\pi}{\tau}$, conforme mostrado na Figura 2.6. Então, basta igualar o atraso τ do controlador ao período fundamental, T, da referência que se deseja seguir, para que seja satisfeito o princípio do modelo interno discutido na seção anterior, e o controlador seja capaz de rejeitar distúrbios harmônicos e também rastrear a referência com erro nulo em regime permanente.



Figura 2.6: Resposta em frequência do controlador repetitivo básico da Figura 2.5.

Considerando-se que o controlador repetitivo proporciona um número infinito de polos sobre o eixo imaginário, é impossível garantir a estabilidade do sistema se a função de transferência em malha fechada possuir número finito de zeros finitos. Além disso, a característica de ganho infinito que tem o controlador repetitivo, e que se estende inclusive nas altas frequências, pode amplificar ruídos que podem degradar o desempenho do sistema ou mesmo levá-lo à instabilidade [25].

Para que o controlador repetitivo possa ser realizado na prática, agrega-se um filtro passa baixas Q(s) na malha de realimentação positiva. Com isso, os picos em alta frequência são atenuados, e a largura de banda do controlador passa a ser finita [16, 26]. Na Figura 2.7, apresenta-se a estrutura do controlador repetitivo com o filtro Q(s), e a função de transferência desse controlador é dada por (2.7).



Figura 2.7: Diagrama do controlador repetitivo associado ao filtro passa-baixa, Q(s).

$$G_{rp}(s) = \frac{Y(s)}{E(s)} = \frac{1}{1 - Q(s)e^{-\tau s}}.$$
(2.7)

O filtro Q(s) é necessário para a estabilidade do sistema, e garante uma capacidade de rejeição harmônica adequada até sua frequência de corte [21], contudo, às custas de um erro no seguimento da referência em regime permanente. Este erro está diretamente relacionado à frequência de corte do filtro, e é consequência da atenuação que o filtro confere em todos os picos, sobretudo em altas frequências.

Na Figura 2.8, apresenta-se o diagrama de Bode de $G_{rp}(s)$ para três valores de frequência de corte, ω_c , de Q(s). Nessa figura, é notório que o ganho nas frequências $\omega = \frac{2n\pi}{\tau}$ rad/s embora seja elevado, não é infinito como antes da inserção do filtro Q(s). Além disso, nota-se que a amplitude dos picos é tanto menor quanto maior a frequência, o que, como dito anteriormente, compromete o desempenho do sistema em regime permanente do ponto de vista da característica de seguimento/rejeição de sinais.

Na Figura 2.9, apresentam-se os dez primeiros pares de polos de $G_{rp}(s)$ para diferentes valores de ω_c . Nessa figura, fica evidente que quando a frequência de corte do filtro aumenta, os polos do controlador repetitivo tendem a se localizar sobre o eixo imaginário do plano complexo, enquanto que ao se diminuir a frequência de corte, os polos tendem a se afastarem do eixo imaginário, deixando de ter característica puramente



Figura 2.8: Resposta em frequência de $G_{rp}(s)$ associado ao filtro passa-baixa, Q(s), para diferentes valores de frequência de corte, com $\tau = 1/60$ s.

oscilatória, assumindo comportamento de senoide amortecida. Em outras palavras, uma frequência de corte elevada propicia o comportamento oscilatório e consequentemente mais lento o desempenho transitório. Por outro lado, ao se reduzir a frequência de corte do filtro, diminui-se a amplitude dos picos gerados pelo controlador repetitivo e isso implica em elevar o erro de seguimento do sinal de saída. Por tanto, deve-se estabelecer um compromisso entre um pequeno erro no seguimento do sinal de referência, e a rapidez de regime transitório.



Figura 2.9: Diagrama de polos de $G_{rp}(s)$, com $\tau = 1/60$ s.

2.5 Revisão bibliográfica acerca do controle de inversores monofásicos

Existem várias técnicas de controle aplicáveis aos inversores monofásicos para injeção de energia na rede elétrica, cada uma com suas vantagens e desvantagens específicas. Em [27] é feita uma classificação dos principais grupos de técnicas aplicáveis ao problema de controle de corrente de inversores conectados à rede. Algumas dessas técnicas estão resumidas no fluxograma mostrado na Figura 2.10.



Figura 2.10: Classificação das técnicas de controle de corrente.

Os controladores de histerese possuem a característica de regular a corrente com alto desempenho dinâmico mesmo em condições de falta, quando são capazes de manter a corrente dentro dos limites pré-estabelecidos [28]. Entretanto, estes controladores apresentam a desvantagem de possuir uma frequência de chaveamento variável, o que dificulta o projeto dos filtros de corrente necessários para atingir a taxa de distorção harmônica total exigida pelas normas [29, 30].

A técnica de controle preditivo, por sua vez, é uma técnica, com a qual controlador e modulador são integrados em uma única unidade. Neste método, o comportamento das variáveis a serem controladas pode ser previsto com auxílio da modelagem matemática do sistema [31, 32, 33]. É também um método aplicado em uma série de sistemas como máquinas de indução [34, 35], UPS [36], etc. A vantagem desta técnica é que ao dar mais informações para o controlar do que apenas o sinal de erro, mais rapidamente a resposta será obtida, e com maior precisão. No entanto, por detectar o erro apenas em intervalos de tempo fixos, e por realizar cálculos muitas vezes complexos, atrasos e imprecisões que limitam a velocidade e o desempenho do controlador são introduzidos [28].

A título de exemplo, uma variedade de soluções empregando controladores preditivos são apresentadas em [37], onde são abordados tanto modelos simples quanto modelos mais complexos para predição. Em se tratando de controle de tensão, quando a escolha do vetor de tensão é feita para anular o erro no final do ciclo, o controlador preditivo muitas vezes também é chamado de controlador *Dead-beat* [38, 39, 40]. O controle preditivo, contudo, tem como principais problemas a necessidade de um modelo preciso do sistema, o que em geral não é uma tarefa simples, e além disso, sinais de controle com elevada amplitude são também algo característico e desse tipo de controle [32].

Em relação a controle não linear, técnicas de controle inovadoras tais como as redes neurais e a logica *fuzzy* buscam superar as limitações dos métodos clássicos de controle. Existem algumas propostas para aproveitar a capacidade de aprendizagem e a natureza não linear das redes neurais no sentido de melhorar o desempenho de controladores lineares, como o PI [41], e também dos de histerese [42]. No primeiro caso, a rede neural substitui o controlador PI e se ajusta para compensar erros de estado estacionário em várias situações. No segundo caso, a rede treinada *off line* evita problemas de interferência e outros relacionados ao limite do ciclo de histerese. Em amos os casos, a robustez e precisão desejadas são obtidas com estruturas bastante simples, contudo a principal limitação reside nos procedimentos de projeto, dado que, via de regra, são muio complexos [43]. Para os controladores baseados em lógica *fuzzy*, uma aplicação para controle de corrente é descrita em [44]. Sua implementação requer uma quantidade limitada de hardware, contudo, o projeto exige grande quantidade de conhecimentos e habilidades [43].

Do ponto de vista do controle clássico empregado nos inversores, destacam-se principalmente os controladores Proporcional-Integral (PI) e o Ressonante. O controlador PI é uma solução simples e bem conhecida, contudo, sua eficácia só é garantida quando os sinais de referência tratados por este controlador são constantes. No entanto, uma vez que o controle do inversor monofásico não é um problema de controle que lida com sinais de referência CC, mas sim um problema de rastreamento de uma referência senoidal, torna-se difícil alcançar um erro de estado estacionário nulo com esse controlador, dado que há um erro em regime inerente à sua parcela integradora.

Para se contornar esse problema, pode-se implementar o controlador PI num sistema de coordenadas síncrono, dq, através de uma mudança de base obtida com a transformada de Park, por meio da qual os sinais senoidais são transformados em componentes CC, e com isso assegura-se erro de estado estacionário nulo ao se utilizar um controlador PI convencional [45].

Os controladores PI no referencial síncrono dq, Synchronous Reference Frame Proportional-Integral Controller - SRFPI, são amplamente utilizados em inversores trifásicos para se obter erro de estado estacionário nulo, uma vez que a existência das três fases viabiliza a conversão para o sistema dq. Contudo, a aplicação desta técnica a sistemas monofásicos é proposta em [46, 47, 23]. Dado que a transformação dq requer no mínimo dois sinais ortogonais, algo que não é possível em um sistema monofásico, a aplicação de um SRFPI em um inversor monofásico requer criar artificialmente a informação do sinal ortogonal que falta. Para tanto, diferentes técnicas podem ser aplicadas, como as utilizadas em [48, 49].

A principal limitação dos controladores SRFPI, é a baixa capacidade de rejeição de perturbações, o que comumente pode ser melhorado utilizando-se um controlador ressonante junto ao controlador SRFPI [50]. Porém, um controlador de referencial síncrono é algo que se torna complexo por requer transformações de grandezas do referencial estacionário para o referencial síncrono, no qual a resposta de controle é obtida, e em seguida realizar o caminho inverso, já que ação de controle deve ser aplicada no mesmo referencial estacionário em que estão os sinais de entrada. Ademais, estas transformações podem ser fontes de erro que impactam no desempenho do controlador [51].

No sentido de se mitigar os inconvenientes do controle PI em referencial síncrono, é recorrente na literatura o uso de soluções empregado o controlador proporcionalressonante (RSC) e o controlador repetitivo (RPC), em especial quando se trata de sistemas monofásicos [52]. A essência destes controladores tem base no princípio do modelo interno, já discutido na seção 2.4.1.

Várias soluções utilizando controladores ressonantes em inversores conectados

à rede são apresentadas na literatura, tais como as soluções presentes em [53, 54, 55, 56]. Os controladores ressonantes são eficazes no rastreamento de referências senoidais, apresentando ganho infinito na frequência fundamental, e portanto não apresentam erro de estado estacionário [57]. Contudo, suas principais limitações estão relacionadas à sensibilidade quanto ao desvio de frequência em relação à fundamental, e à limitação da faixa de frequências na qual podem atuar [58]. Na pratica, essa limitação de largura de banda pode levar facilmente o sistema à instabilidade na presença de harmônicos de ordem superior, conforme mostram os estudos desenvolvidos em [59, 60, 61].

As técnicas de controle repetitivo, por sua vez, têm sido empregadas sobretudo com o objetivo de mitigar a distorção harmônica de tensão na saída de inversores monofásicos, como é discutido por [62, 63, 64, 65]. Por outro lado, o presente trabalho realiza uma abordagem distinta, na qual o controlador repetitivo é aplicado com o objetivo de controlar a corrente injetada na rede por um inversor monofásico. Para tanto, tem-se como base a solução para o controle de tensão de uma unidade UPS apresentada em [66].

Estabelecendo-se um comparativo, o controlador repetitivo tem a vantagem de rejeitar todos os distúrbios harmônicos, mas possui uma dinâmica lenta em comparação ao controlador ressonante [16]. Por outro lado, embora o controlador ressonante seja mais rápido que o repetitivo, somente é capaz de rejeitar distúrbios de frequência única [67]. Nessas circunstâncias, tem-se proposto na literatura uma abordagem de controle empregando o RPC e o RSC juntos, como consta em [68]. Nesta abordagem, a boa dinâmica do controlador ressonante, e a alta capacidade de rejeição de distúrbio do controlador repetitivo se complementam num tipo de controle híbrido.

Capítulo 3

Estratégia de controle proposta

3.1 Introdução

Este capítulo detalha a estratégia de controle proposta, que em essência consta de um controlador repetitivo discreto. Tal controlador tem por finalidade atuar sobre a corrente de saída de um inversor monofásico conectado à rede, e cujo sincronismo com esta é realizado por um *Phase-Locked Loop* (PLL). Os procedimentos de projeto do controlador garantem estabilidade ao sistema, robustez quanto à presença de harmônicos na tensão da rede, e rápida convergência do erro em regime. Além do controlador repetitivo, a metodologia também inclui um filtro *notch* que compensa o pico de ressonância da planta, e um filtro passa-baixas na malha de realimentação positiva do controlador repetitivo para aumentar a margem de estabilidade do sistema.

3.2 Descrição do inversor utilizado

O diagrama de blocos simplificado do inversor monofásico conectado à rede elétrica, sobre o qual atuará o controle ora proposto, é mostrado na Figura 3.1. Este diagrama representa fielmente o aparato experimental e o circuito simulado via PSIM. Nessa figura, a tensão contínua, V_{CC} , é obtida na saída de um circuito retificador alimentado pela tensão da rede. As chaves da ponte inversora, $S_1 \dots S_4$, são controladas pelos sinais $q_1 \in q_2$ provenientes do bloco PWM a uma frequência igual a 20 kHz, sendo este o valor recomendado pelo fabricante do *kit* experimental. A saída do inversor possui um filtro LC formado pelos indutores $L_1 = L_2 = 3,5$ mH, e pelo capacitor C = 1,0 µF. Além disso, o inversor alimenta uma carga local resistiva de 130 Ω , e possui todos os seu demais parâmetros listados na Tabela 3.1.



Figura 3.1: Diagrama de blocos simplificado do inversor monofásico conectado à rede.

Parâmetro	Valor
Tensão no barramento CC, V_{CC}	400 V
Frequência de comutação, f_s	20 kHz
Frequência de amostragem, f_a	20 kHz
Indutor filto, L_1	3,5 mH
Indutor filtro, L_2	3,5 mH
Capacitor filtro, C	1,0 µF
Carga local, R_L	130 Ω
Resistência dos indutores, r	0,1 Ω
Amplitude dente-de-cerra, V_P	2,0 V

Tabela 3.1: Parâmetros do inversor.

O disjuntor no circuito da Figura 3.1 é controlado e fecha apenas quando a tensão sobre a carga, V_L , e a tensão no ponto de acoplamento, V_{PCC} , estiverem sincronizadas, o que ocorre pela ação do bloco de PLL (vide Figura 3.2). Esta sincronização é possível dado que o sinal proveniente do PLL está em fase com a tensão da rede, e é utilizado como sinal de referência para o sistema. A amplitude dessa referência, no entanto, é dada por I_{ref}^* . Esta estrutura de PLL é a que consta originalmente no *kit* experimental, e por tanto se optou por não alterá-la. Por fim, o indutor Lg e o resistor Rg representam a impedância da rede, e V_g representa a tensão da rede, enquanto que o bloco C(z) representa o controlador que irá atuar sobre a corrente injetada na rede.



Figura 3.2: Estrutura do PLL utilizado.

3.3 Modelagem da planta e projeto do sistema de controle

Na Figura 3.3 é mostrado o circuito equivalente ao conjunto composto pela ponte inversora e o filtro LC da Figura 3.1, a fim de se obter sua função de transferência em malha aberta. Nessa figura, a tensão de saída da ponte inversora formada pelas chaves $S_1 \dots S_4$ é modelada pela fonte dependente V_i . Esta fonte dependente surge pelo fato de que a tensão média na saída da ponte inversora varia com o ciclo de trabalho das chaves, d, de modo que $V_i = dV_{CC}$ [69]. Além disso, o indutor L representa a combinação dos dois indutores que compõem o filtro LC, e r representa sua resistência interna total. Assume-se que a rede em questão é uma rede forte, e portanto os parâmetros de rede $(L_g \in R_g)$ são omitidos.

A variável a ser controlada na planta é a corrente injetada na rede, I_o , e a variável de controle é o sinal de referência, V_{ref} , mostrado na Figura 3.1. De acordo com [69], o ciclo de trabalho das chaves é dado por

$$d = \frac{V_{ref}}{V_P},\tag{3.1}$$


Figura 3.3: Modelo equivalente do inversor CC-CA.

em que V_P representa a amplitude da dente-de-serra utilizada na modulação PWM, cujo valor se determina de modo que o índice de modulação fique menor que a unidade, para com isso se evitar sobremodulação [70]. Desse modo, a tensão média na saída da ponte inversora é determinada por

$$V_i = \frac{V_{ref}}{V_P} V_{CC} = V_{ref} K_i, \qquad (3.2)$$

 com

$$K_i = \frac{V_{CC}}{V_P}.\tag{3.3}$$

A partir de (3.2) e da Figura 3.3, se expressa I_o em termos dos parâmetros do circuito e do sinal de controle conforme (3.4). Esta expressão representa a função de transferência da planta, contudo, para se projetar o controle digital a ser utilizado no DSP, ela é então discretizada via método Zero Order Hold (ZOH) com tempo de amostragem de 50 μ s, resultando em (3.5). Doravante, todas as funções de transferências serão expressas em domínio discreto, considerando-se sempre o método de discretização ZOH, e o período de amostragem de 50 μ s.

$$P(s) = \frac{I_o(s)}{V_{ref}(s)} = K_i \frac{CR_L s + 1}{LCR_L s^2 + (CR_L r + L)s + R_L + r}$$
(3.4)

$$P(z) = \frac{0.8788z - 0.5911}{z^2 - 1.392z + 0.6802}$$
(3.5)

O diagrama de blocos representando o sistema de controle em malha fechada é mostrado na Figura 3.4. Nessa figura, R(z) é a referência para a corrente de saída, D(z) representa as distorções harmônicas provenientes da rede, e C(z) é o controlador ora proposto cuja estrutura se encontra na Figura 3.5. Conforme será detalhado a seguir, nessa proposta, além do controlador repetitivo propriamente dito, se inclui o compensador S(z) para atenuar o pico de ressonância inerente à planta, e também o termo de atraso, z^{-N} , para que tal compensador se torne causal e possa ser implementado. Além disso, inclui-se também o termo z^k para compensação de fase. Doravante, em todo equacionamento o parâmetro N, que representa o número de amostras em um período da fundamental, é dado por $N = f_a/f_{rede}$, sendo f_a a frequência de amostragem adotada, e f_{rede} a frequência da tensão da rede.



Figura 3.4: Diagrama de blocos completo do sistema de controle.



Figura 3.5: Diagrama de blocos do controlador proposto.

A partir da Figura 3.4 e da Figura 3.5, realiza-se o equacionamento necessário para se determinar os parâmetros de todas as funções de transferência envolvidas, e também verificar as condições de estabilidade do sistema. Com esse intuito, obtém-se a relação entre o erro E(z), a referência R(z) e o distúrbio D(z), expressa por

$$E(z) = \frac{(1 - P(z))(z^N - Q(z))}{z^N - H(z)}R(z) + \frac{Q(z) - z^N}{z^N - H(z)}D(z),$$
(3.6)

em que H(z) é dado por

$$H(z) = Q(z) - z^{k}S(z)P(z).$$
(3.7)

Para a estabilidade, o teorema do ganho mínimo (*small-gain theorem*) fornece a condição (3.8) [71], a qual estabelece que

$$\left|H(e^{j\omega T})\right| < 1,\tag{3.8}$$

com $\omega \in [0, \pi/T]$, T: tempo de amostragem.

Substituindo-se $z = e^{j\omega T}$ em (3.6) e observando-se que z^N é real e unitária em frequências harmônicas, o módulo do erro em estado estacionário pode então ser obtido por

$$\left|E(e^{j\omega T})\right| = \left|\frac{1-Q(e^{j\omega T})}{1-H(e^{j\omega T})}\right| \cdot \left|(1-P(e^{j\omega T}))R(e^{j\omega T})\right| + \left|\frac{1-Q(e^{j\omega T})}{1-H(e^{j\omega T})}\right| \cdot \left|D(e^{j\omega T})\right|.$$
(3.9)

A expressão (3.9) mostra que $|H(e^{j\omega T})|$ deve ser o menor possível para que o erro em estado estacionário seja o mais próximo de zero, dentro de uma faixa de frequências delimitada pela banda passante de $Q(e^{j\omega T})$.

Teoricamente, um filtro convencional de primeira ou segunda ordem poderia servir como Q(z). Contudo, o módulo da resposta em frequência destes filtros que não proporcionam fase zero, não se localiza sobre o eixo real, e isso complicaria a verificação da estabilidade. Por conta disso, constitui-se Q(z) a partir do filtro notch de fase zero cuja estrutura é dada por [72]

$$F(z) = \frac{z^m + a_0 + z^{-m}}{2 + a_0},$$
(3.10)

com $a_0 = 2$ e o parâmetro m dado por

$$m = \frac{\pi(2k-1)}{T\omega_N},\tag{3.11}$$

em que $k \in \mathbb{Z}$ e ω_N é a frequência notch.

Para que (3.10) tenha comportamento desejado de filtro passa-baixas e então

possa ser utilizado como Q(z), adota-se a frequência notch igual à frequência de Nyquist do sistema (10 kHz). Com isso, o filtro projetado tem a resposta em frequência mostrada na Figura 3.6. O passo seguinte consiste em se determinar uma expressão adequada para S(z), e os demais parâmetros de (3.7) para que $|H(e^{j\omega T})|$ seja o menor possível, satisfazendo a condição de estabilidade citada anteriormente, e proporcionando erro nulo no rastreamento da referência, que é o que se deseja.



Figura 3.6: Resposta em frequência do filtro passa-baixas Q(z).

A função de transferência da planta, P(z), apresenta um pico de ressonância conforme mostrado na Figura 3.7. A função do compensador S(z) é atenuar este pico de ressonância indesejável e o ganho em altas frequências, o que é fundamental para a estabilidade [66]. Com esta finalidade, pode-se utilizar um filtro Butterworth de segunda ordem tal qual o representado por (3.12), contudo, esta solução apresenta alguns inconvenientes conforme ilustrado aqui. A resposta em frequência desse filtro é mostrada na Figura 3.8, onde se destaca sua frequência de corte de 540 Hz (9^a harmônica). Por outro lado, a Figura 3.9 mostra a resposta em frequência da planta em malha aberta sob ação do supracitado filtro. O destaque na figura mostra que o pico de ressonância não se cancela por completo, havendo ainda ganho de 2 dB. Isto significa que para se atenuar o pico de ressonância de maneira significativa, a frequência de corte do filtro deve ser de aproximadamente 540 Hz ou menor.

$$B(z) = \frac{0.01358z + 0.01283}{z^{(2)} - 1.818z + 0.844}$$
(3.12)



Figura 3.7: Resposta em frequência da planta P(z).



Figura 3.8: Resposta em frequência do filtro Butterworth B(z).



Figura 3.9: Resposta em frequência do sistema compensado B(z)P(z).

Uma análise da expressão (3.7) considerando-se que o filtro atenue fortemente todos os harmônicos a partir da 9^a ordem, mostra que $|H(e^{j\omega T})|$ irá aumentar para harmônicos de ordens maiores que nove, e por conseguinte a condição (3.8) será violada, além do que, o erro dado por (3.9) aumentará. Em outras palavras, ao se utilizar um filtro comum de segunda ordem para atenuar o pico de ressonância da planta, a rejeição de harmônicos fica limitada a valores de até 9^a ordem, ou menores, caso a frequência de corte do filtro fosse menor que a adotada neste teste.

Para se evitar os inconvenientes causados pelo filtro Butterworth de segunda ordem ilustrado anteriormente, adota-se $S(z) = S_1(z)S_2(z)$, em que $S_1(z)$ corresponde ao filtro notch (3.10), com $a_0 = 2$ e ω_N igual à frequência de ressonância da planta (1,9 kHz), o que é feito propositalmente para que o efeito notch possa atenuar o pico de ressonância de P(z). Além disso, o termo $S_2(z)$ é o filtro de segunda ordem (3.13) utilizado para melhorar o desempenho do compensador S(z), mitigando a presença de distúrbios de altas frequências. Na Figura 3.10, mostra-se a resposta em frequência de $S_2(z)$.



$$S_2(z) = \frac{0,1073z + 0,1073}{z^2 - 1,234z + 0,4492}$$
(3.13)

Figura 3.10: Resposta em frequência do filtro $S_2(z)$.

A resposta em frequência de $S_1(z)$ está na Figura 3.11. Nessa figura, nota-se que o efeito notch acontece na frequência desejada e se repete em outras, dado que a frequência notch calculada por (3.11) assume múltiplos valores. Por outro lado, a fase permanece igual a zero em toda a faixa de frequências, como desejado.

Os diagramas de Bode do compensador S(z) e do sistema compensado em malha aberta são mostrados, respectivamente, na Figura 3.12 e na Figura 3.13. Nota-se pela Figura 3.13, que na faixa de frequências de zero até a frequência de ressonância, o ganho da planta compensada é unitário mas a fase não é zero. Essa é a razão pela qual



Figura 3.11: Resposta em frequência do filtro notch $S_1(z)$.

se inclui o termo z^k . Na Figura 3.14 mostra-se o resultado da compensação final da planta, considerando-se o termo z^k , com k=5 obtido empiricamente, sendo este o valor com o qual a fase se torna mais próxima de zero. Nota-se que nessas condições a fase do compensador se anula, desde zero até a frequência de ressonância da planta, o que denota boa rejeição de harmônicos para o controlador dentro dessa faixa de frequências.



Figura 3.12: Resposta em frequência do compensador S(z).

Do ponto de vista da implementação do controle proposto, é notório que o filtro Q(z) e também o compensador S(z) são não-causais. Contudo, o sistema de controle pode ser realizado devido ao atraso de N amostras, causado pelo termo z^{-N} presente na estrutura do controlador proposto, e mostrada na Figura 3.5.

Por fim, a Figura 3.15 mostra o diagrama polar do vetor $H(e^{j\omega T})$. Esta figura



Figura 3.13: Resposta em frequência so sistema compensado S(z)P(z).



Figura 3.14: Resposta em frequência do termo $z^k S(z)P(z)$.

mostra que o módulo deste vetor permanece sempre dento do círculo unitário, denotando estabilidade do sistema ao tempo em que satisfaz a condição (3.8), necessária e suficiente para a estabilidade.



Figura 3.15: Diagrama polar de $H(e^{j\omega T})$ que evidencia o critério de estabilidade sendo atendido.

Capítulo 4

Resultados

4.1 Introdução

Neste capítulo, os resultados provenientes de simulações computacionais e de uma montagem experimental são apresentados e discutidos. Além disso, também são definidos parâmetros com os quais a técnica de controle proposta é avaliada.

Os resultados obtidos provêm tanto da aplicação da técnica de controle proposta, quanto da aplicação de um controlador proporcional-integral e de um controlador proporcional-ressonante. Estas são técnicas amplamente utilizadas em aplicações envolvendo inversores, e portanto, são aqui utilizadas como referências.

4.2 Condições de testes e parâmetros para avaliação de desempenho do inversor

As simulações computacionais e o experimento estão sob condições de teste idênticas, sendo estas listadas a seguir.

- Tensão no barramento CC: 400 V.
- Carga resistiva local: 25 $\Omega.$
- $\bullet\,$ Tensão da rede: 127 V, 60 Hz.
- Corrente de referência para saída do inversor: degrau de 2 A para 4 A.

- Frequência de comutação: 20 kHz.
- Distorções harmônicas na tensão da rede: são inseridos harmônicos de 5^a, 7^a e 11^a ordem, dado que são os mais comuns em sistemas como o deste trabalho.

A análise de desempenho, por sua vez, é realizada utilizando-se como parâmetros a Distorção Harmônica Total, DHT, e o Erro de Regime Estacionário, e_{ss} . As definições para estes parâmetros são estabelecidas por [73], [30] e [70] e resumidas a seguir.

DHT: relaciona o valor rms de todos os termos de frequência não fundamental ao valor rms do termo de frequência fundamental. É um parâmetro que indica quão distorcido é o sinal. Matematicamente, é expresso por (4.1), onde n representa a ordem dos harmônicos [70].

$$DHT = \frac{\sqrt{\sum_{n \neq 1}^{\infty} I_{n, rms}^2}}{I_{1, rms}}$$
(4.1)

- IEC 61727: norma internacional que define padrões de segurança e de qualidade de energia necessários aos sistemas fotovoltaicos conectados à rede elétrica [30].
- e_{ss}: obtido aplicando-se o teorema do valor final, representa a diferença entre a amplitude da referência e a amplitude do sinal de saída, quando em regime permanente. Para um sistema em tempo discreto, o teorema do valor final é expresso por (4.2), em que E/z/ representa o sinal de entrada do controlador [73, 74].

$$e_{ss} = \lim_{z \to 1} (z - 1)E[z]$$
(4.2)

4.3 Técnicas de controle utilizadas para comparação

O desempenho da metodologia de controle proposta é aqui comparado com o controle proporcional-integral, PI, e com o controle ressonante.

O projeto do controlador PI, cuja função de transferência é dada por (4.3), baseiase em alguns critérios de estabilidade clássicos no domínio da frequência, quais sejam a frequência de cruzamento, e as margens de fase e de ganho. A condição de estabilidade é alcançada mantendo-se a frequência de cruzamento em um décimo da frequência de chaveamento e as margens de fase e de ganho positivas [75].

$$C_{PI}(s) = k_p + \frac{k_i}{s} \tag{4.3}$$

Visando satisfazer às condições de estabilidade, ajustou-se os ganhos k_p e k_i de (4.3) através da ferramenta SISOTOOL do MATLAB. Esta ferramenta ajusta as constantes do controlador, levando em conta o sistema em malha fechada formado pelo controlador e pela função de transferência da planta, dada por (3.4). Com isso, obtevese o controlador representado por (4.4), que mantém o sistema estável conforme mostra a Figura 4.1. Nessa figura, destaca-se a margem de fase positiva (89°), e a frequência de cruzamento de 2,01 kHz que equivale a um décimo da frequência de chaveamento conforme desejado.



$$C_{PI}(s) = 0.58 + \frac{2186}{s} \tag{4.4}$$

Figura 4.1: Módulo (A) e fase (B) do sistema compensado, lugar das raízes (C) e resposta ao degrau unitário (D) ajustados através do SISOTOOL.

Aplicando-se o método de *Tustin* ao controlador (4.4), obté-se sua função de transferência discreta (4.5), sendo esta utilizada nas simulações.

$$C_{PI}(z) = 2.18 \cdot 10^7 \frac{z+1}{z-1} \tag{4.5}$$

Aplicando-se a metodologia desenvolvida em [51], pode-se obter a função de transferência do controlador ressonante a partir do controlador PI (4.3). Então, a função de transferência do controlador ressonante é dada por (4.6). Nessa função de transferência, $k_p \, e \, k_i$ são, respectivamente, os ganhos proporcional e integral do controlador (4.4), e ω_o é a frequência de ressonância, que neste trabalho coincide com a frequência da tensão da rede.

$$C_{RES}(s) = k_p + \frac{2k_i s}{s^2 + \omega_o^2}$$
(4.6)

Após substituição das constantes em (4.6), o controlador ressonante apresenta a resposta em frequência mostrada pela Figura 4.2, em que apresenta um pico de ressonância na frequência de 60 Hz conforme desejado. Aplicando-se o método de *Tustin* [76] sobre o controlador ressonante, este assume a forma discreta dada por (4.7), que é a função de transferência utilizada nas simulações.



Figura 4.2: Resposta em frequência correspondente ao controlador ressonante.

$$C_{RES}(z) = \frac{0.58z^2 + 1.16z + 0.58}{z^2 + 2z + 1} \tag{4.7}$$

4.4 Resultados de simulações computacionais via PSIM

A inserção dos harmônicos mencionados na seção 4.2 resulta na forma de onda distorcida da Figura 4.3, cujo espectro de frequências é mostrado pela Figura 4.4.



Figura 4.3: Tensão da rede distorcida pelos harmônicos de 5^a, 7^a e 11^a ordem.



Figura 4.4: Espectro da tensão da rede elétrica utilizada em simulações.

Empregando-se o controlador PI representado por (4.5), a corrente injetada na rede tem o aspecto mostrado pela Figura 4.5. Em geral, o uso de um controlador PI com finalidade de seguir uma referência senoidal apresenta desvantagens como alto erro de amplitude e de fase em regime estacionário [51], conforme mostra a Figura 4.6. Além disso, há também a baixa capacidade de rejeição de perturbações.

O controlador PI apresenta ganho limitado na frequência da rede, o que prejudica a capacidade de rejeição de perturbações. Para melhorar este cenário utiliza-se compen-



Figura 4.5: Corrente de saída sobreposta ao sinal de referência para o caso em que se utiliza o controlador PI.

sação *feedforward* da tensão da rede, mas ainda assim não se elimina o erro em regime permanente [77]. Para eliminar o erro de regime, deve-se empregar um controlador capaz de seguir uma referência senoidal, tal como o controlador ressonante.



Figura 4.6: Amplitude do erro para o caso em que se utiliza o controlador PI.

Substituindo-se o controlador PI anteriormente mencionado pelo controlador ressonante representado por (4.7), obtém-se como resultado a Figura 4.7, que mostra a corrente injetada sobreposta ao sinal de referência. Verifica-se que a corrente injetada está em fase com o sinal de referência, seguindo-o com erro de amplitude na faixa de ± 0.5 A, conforme mostra a Figura 4.8. Os ganhos obtidos ao empregar-se o controlador ressonante, decorrem do fato de que este controlador se baseia no Princípio do Modelo Interno (PMI) [77], ou seja, o modelo do sinal de referência está contido no modelo do



controlador, e com isso, o correto rastreamento do sinal de referência é garantido.

Figura 4.7: Corrente de saída sobreposta ao sinal de referência para o caso em que se utiliza o controlador ressonante.



Figura 4.8: Amplitude do erro para o caso em que se utiliza o controlador ressonante.

Ao se substituir o controlador ressonante supracitado pelo controlador repetitivo ora proposto, obtém-se a forma de onda da Figura 4.9. Neste caso, a corrente injetada na rede segue a referência, havendo apenas erro de amplitude na faixa de ± 0.3 A conforme mostra a Figura 4.10.

Embora o controlador ressonante apresente melhor desempenho no rastreamento do sinal de referência em relação ao controlador PI, há ainda uma limitada capacidade de rejeição de perturbações externas, o que é melhorado ao se utilizar o controle repetitivo proposto. Do mesmo modo que o controlador ressonante, o controlador repetitivo também baseia-se no princípio do modelo interno, porém, com um diferencial: tanto o



Figura 4.9: Corrente de saída sobreposta ao sinal de referência para o caso em que se utiliza o controlador repetitivo.



Figura 4.10: Amplitude do erro para o caso em que se utiliza o controlador repetitivo.

modelo do sinal de referência quanto o do distúrbio externo estão contidos no controlador.

Do ponto de vista da distorção harmônica, a Figura 4.11 traz o comparativo entre as três metodologias de controle aqui discutidas frente ao limite estabelecido pela norma internacional IEC 61727.

É notório na figura supracitada, que a DHT é mais pronunciada quando se utiliza o controlador PI, chegando a ultrapassar o limite estabelecido em norma. Por outro lado, os controladores ressonante e repetitivo, apresentam taxas de DHT próximas uma da outra, e menores que o limite estabelecido em norma.

Nota-se pelos dados da Figura 4.11, que o controlador ressonante se aproxima do controlador repetitivo pelo fato de possuir internamente o modelo do sinal de referên-



Figura 4.11: Comparativo entre a DHT resultante de cada técnica de controle.

cia, contudo, o controlador repetitivo apresenta menor DHT pela maior capacidade de rejeição de distúrbios externo em relação ao ressonante.

Além de prever limites para a distorção harmônica total, a norma IEC 61727 também estabelece limites para presença de alguns harmônicos ímpares tomados individualmente. Segundo a norma, harmônicos de 3ª a 9ª ordem não devem ultrapassar 4%; da 11ª a 15ª, 2%, e acima da 17ª, 1,5%.

A Figura 4.12 mostra o comparativo dessas faixas de harmônicos na corrente de saída do inversor, quando da utilização do controlador repetitivo frente ao controlador PI. Ambos satisfazem a norma para todas as faixas de harmônicos, contudo, o controlador repetitivo consegue mitigar os harmônicos de 3^a, 5^a e 7^a ordem. Dado que o controlador PI comporta-se como um filtro passa-baixas, nota-se a presença gradativamente menor de harmônicos de ordem mais elevada.



Figura 4.12: Espectro de harmônicos da corrente injetada e os limites da IEC 61727.

Comparando-se o controlador repetitivo ao controlador ressonante, conforme a Figura 4.13, nota-se a presença do harmônico de 11^{a} ordem acima do limite previsto em norma ao utilizar-se o controlador ressonante. Pro outro lado, o controle repetitivo não excede a norma em nenhum dos componentes e consegue mitigar, em especial, os harmônicos de 3^{a} , 7^{a} e 11^{a} ordem.



Figura 4.13: Espectro de harmônicos da corrente injetada e os limites da IEC 61727.

4.5 Resultados experimentais

É mostrado na Figura 4.14 a forma de onda de tensão da rede elétrica, e seu respectivo espectro de frequências é mostrado na Figura 4.15. Este sinal de tensão contém apenas harmônicos existentes na própria rede no momento da medição.

As três técnicas de controle avaliadas na seção anterior em simulações, são aqui analisadas experimentalmente. Porém, nas oscilografias, a corrente injetada é comparada com a tensão da rede, ao invés de ser diretamente comparada ao sinal de referência tal como feito em simulações.

O sinal de referência, que é o mesmo utilizado nas simulações da seção 4.4, é gerado internamente no DSP, mas por uma limitação do aparato experimental (inexistência de um inversor D/A) não pode ser medido externamente pelo osciloscópio. Contudo, dado que a tensão da rede e o sinal de referência têm a mesma fase, então o sincronismo entre sinal de referência e corrente de saída pode ser verificado por meio do comparação entre a tensão da rede e a corrente de saída.

Com o controlador PI representado por (4.5) atuando, a corrente injetada na rede tem o comportamento mostrado na Figura 4.16, na qual se verifica um erro de fase,



Figura 4.14: Forma de onda de tensão da rede elétrica no ponto de conexão com o inversor.



Figura 4.15: Espectro de frequências e DHT da tensão da rede.

comum ao se empregar um controlador PI para rastreamento de referências senoidais, conforme discutido na seção 4.4 (vide Fig. 4.5).

Utilizando-se o controlador ressonante representado por (4.7), por sua vez, obtémse o resultado mostrado na Figura 4.17. Nessa figura, nota-se a ausência do erro de fase entre o sinal de corrente e o sinal de tensão, indicando o correto sincronismo entre a



Figura 4.16: Comportamento da corrente injetada ao utilizar-se o controlador PI. Escala para tensão: 60 V/div. Escala para corrente: 2 A/div.

corrente injetada na rede e o sinal de referência.



Figura 4.17: Comportamento da corrente injetada ao utilizar-se o controlador ressonante. Escala para tensão: 60 V/div. Escala para corrente: 2 A/div.

Por fim, a Figura 4.18 mostra o resultado obtido ao se utilizar a metodologia de controle proposta. Este resultado assemelha-se ao anterior, tendo como diferença

uma pequena melhora no que diz respeito à amplitude da corrente injetada. Com o controlador repetitivo, a amplitude da corrente injetada coincide com a referência, e com o controlador ressonante, a corrente injetada é aproximadamente 300 mA maior que a referência.



Figura 4.18: Comportamento da corrente injetada ao utilizar-se o controlador repetitivo. Escala para tensão: 60 V/div. Escala para corrente: 2 A/div.

Para que seja possível uma análise mais detalhada, a Figura 4.19 mostra a DHT resultante da aplicação de cada uma das três metodologias de controle, ao tempo em que compara estes valores ao limite estabelecido pela IEC 61727.



Figura 4.19: DHT das três técnicas de controle obtido experimentalmente.

Conforme esperado, o controlador repetitivo possui a menor DHT, que inclusive se aproxima da DHT do controlador ressonante, tal como verificado em simulação. Essa proximidade entre os resultados decorre das características em comum entre ambos os controladores, e que foram discutidas na seção 4.4. Por outro lado, a ausência de tais características no controlador PI o leva ao pior DHT dentre os três.

Do ponto de vista dos limites dados pela IEC 61727 aos harmônicos ímpares presentes na corrente injetada na rede, mostra-se na Figura 4.20 um comparativo entre estes e os valores obtidos com o controlador repetitivo e com o controlador PI. Nessa figura, observa-se que ambos os controladores se encontram dentro dos limites previstos em norma, contudo, o controlador repetitivo consegue mitigar sobremaneira os harmônicos de 3^{a} , 5^{a} e 7^{a} .



Figura 4.20: Espectro de harmônicos obtido experimentalmente para corrente injetada na rede e os limites da IEC 61727 para os controladores repetitivo e PI.

O mesmo comparativo feito anteriormente é realizado na Figura 4.21, porém com o controlador ressonante em lugar do controlador PI. Novamente ambos os controladores satisfazem os limites da norma, contudo, é notório que o espectro do controlador ressonante se aproxima do repetitivo, tal como visto em resultados de simulação discutidos anteriormente.

Comparando-se os resultados obtidos experimentalmente aos resultados de simulações, é evidente que os experimentais estão melhores. Isso se justifica dado que a



Figura 4.21: Espectro de harmônicos obtido experimentalmente para corrente injetada na rede e os limites da IEC 61727 para os controladores repetitivo e ressonante.

presença de harmônicos sobre a tensão da rede com a qual o experimento foi realizado é menor que no caso considerada em simulações. Por fim, a Tabela 4.1 resume os parâmetros de comparação utilizados neste capítulo, com o objetivo de verificar a qualidade de cada técnica de controle.

Controlador	DHT simulação (%)	DHT experimental (%)	Erro de amplitude (%)
Repetitivo	4,79	4,28	7,5
Ressonante	5,04	4,73	12,5
PI	6,25	5,62	37,5

Tabela 4.1: Resumo dos parâmetros de desempenho obtidos para cada controlador.

Capítulo 5

Conclusões e trabalhos futuros

Os sistemas de geração distribuída, baseados em energias alternativas, têm seguindo uma tendência de expansão ao longo dos últimos anos. Dentre estes sistemas, destacam-se os de baixa potência, que comumente atendem a residências ou pequenos pontos comerciais, e são em geral monofásicos. Uma vez que os sistemas monofásico tem despontado no cenário da geração distribuída, é notório o interesse de pesquisadores e da indústria em propor soluções ou mesmo aprimorar as já existentes no âmbito do projeto e controle dos inversores de potência, que são um dos principais componentes destes sistemas.

No que tange ao controle de inversores monofásicos conectados à rede, existem várias técnicas disponíveis, e dentre elas, as mais clássicas são baseadas em controladores PI no referencial síncrono, também em controladores ressonantes ou mesmo em controladores repetitivos. Os controladores PI, embora sejam mais simples de se projetar e implementar na prática, necessitam de uma transformação do referencial abc, ou estacionário, para o referencial síncrono, dq. Isso porque o controlador PI por si só não consegue rastrear referências de natureza senoidal, e por tanto, apresenta erro de regime permanente que torna tal controlador inadequado para este tipo de aplicação. No entanto, em sistemas monofásicos a transformação de referencial estacionário para síncrono é um fator complicador, dado ser necessário gerar um sinal em quadratura para compensar a fase que falta no sistema monofásico. Além do mais, ao se utilizar apenas o controlador PI, os resultados em relação à DHT e à rejeição de harmônicos mostraram-se insatisfatórios. Os controladores ressonante e repetitivo são duas das possíveis soluções utilizadas para se contornar as dificuldades com os controladores PI em sistemas monofásicos. Ambos são baseados no princípio do modelo interno, e são adequados ao rastreio de referências senoidais. Também apresentam resultados satisfatórios e dentro das normas internacionais, do ponto de vista da qualidade de energia. Contudo, o controlador repetitivo se mostra mais eficiente nesse quesito, mostrando maior capacidade de rejeição de harmônicos em relação ao ressonante. Isso decorre do fato de que, o controlador ressonante contém apenas o modelo interno do sinal de referência, enquanto que o repetitivo acrescenta também o modelo do distúrbio externo. Ele se comporta tal como uma associação de inúmeros controladores ressonante em paralelo, sintonizados cada um num harmônico diferente. Em outras palavras, o controlador repetitivo insere não só o modelo da referência, mas também o modelo de inúmeros harmônicos que comumente estão presentes na rede.

5.1 Trabalhos futuros

Como perspectivas de continuidade, destaca-se a análise do sistema conectado a uma fonte CA programável, com o objetivo de inserir harmônicos e então analisar com mais propriedade o desempenho experimental do controlador repetitivo. Além disso, adotar outra abordagem de controle, na qual seja empregado um controlador híbrido que englobe tanto o repetitivo quanto o ressonante, e a inserção de técnicas para detecção de ilhamento são também importantes. Sugere-se também analisar o desempenho do controlador repetitivo frente às variações de frequência, e também em sistemas trifásicos.

Apêndice A

Software PSIM aplicado à geração de código-fonte para DSP Texas F28335

A.1 Introdução

Este apêndice descreve como utilizar o PSIM versão 9.1 para converter o diagrama de blocos de um sistema de controle discreto, num código estruturado em linguagem C. Tal conversão será aqui exemplificada para o caso de um inversor CC-CC, cujo controlador de corrente discreto corresponde a um PI. Além disso, descreve também como esse código pode ser gravado no DSP F28335 da *Texas Instruments*, através do *Code Composer Estudio* versão 6.1.

A.2 Representação do sistema discreto no PSIM

O sistema que servirá como exemplo nesse apêndice está representado no PSIM, conforme mostra a Figura A.1. Trata-se de um inversor CC-CC com um controlador PI discreto atuando sobre a corrente de saída, i_o . Para melhor entendimento, considera-se o sistema da figura separado em dois estágios: um estágio é o de potência, representado pelo inversor CC-CC, e o outro é o de controle, composto pelos componentes circunscritos por retângulos. Nesse último estágio, destacam-se os blocos U1 e Z1. U1 tem por finalidade modelar o atraso de um ciclo inerente ao controle digital, e Z1 é um Zero-Order-Hold para amostragem do sinal de corrente, i_o .

Embora os estágios de controle e de potência estejam no mesmo arquivo do PSIM, ressalta-se que apenas o diagrama de blocos do estágio de controle será convertido em linhas de código para posterior gravação no DSP F28335, doravante referenciado apenas como DSP. Destaca-se também que, para tal conversão, o controlador deve estar necessariamente representado em domínio de tempo discreto.

O estágio de potência, por sua vez, está representado no mesmo arquivo que o estágio de controle com a finalidade de compor o sistema em malha fechada e permitir que simulações possam ser realizadas para verificar seu correto funcionamento antes que o código seja gerado.



Figura A.1: Tela do PSIM com a representação do estágio de potência, e do estágio de controle discreto em diagrama de blocos.

A.3 Procedimentos para geração do código

Nessa seção, o objetivo é converter em código de linguagem C, todos os componentes pertencentes ao estágio de controle que está destacado na Figura A.1, e em seguida, utilizar o *Code Composer Studio* para gravar este código no DSP.

Para gerar o código destinado ao DSP, no entanto, é necessário modificar o dia-

grama da Figura A.1. A primeira modificação é substituir o modulador PWM destacado na figura, por um módulo específico que irá configurar uma das saídas de PWM existentes no próprio DSP. A Outra modificação é inserir um módulo inversor A/D que irá configurar uma das entradas analógicas do DSP para receber o sinal de corrente, i_o .

Acessando o menu *Elements*, pode-se inserir o módulo PWM do DSP, escolhendo as opções *SimCoder*, *TI F28335 Target* e em seguida *1-phase PWM*. Para inserir o módulo inversor A/D, o caminho é idêntico ao anterior, porém a última opção é substituída por A/D Converter. Com estas alterações, o novo diagrama esquemático é mostrado na Figura A.2. Nota-se, nessa figura, que o bloco de atraso unitário, *U1*, foi suprimido. Isso porque o módulo PWM inserido já considera o atraso modelado por *U1*.



Figura A.2: Circuito com o controlador discreto, e com os elementos de hardware próprios do DSP F28335.

A.3.1 Configurações do módulo inversor A/D

Uma vez inserido, o módulo inversor A/D ou simplesmente ADC (Analogic Digital Converter), necessita ser configurado. Com duplo click sobre o mesmo, abre-se o menu mostrado na Figura A.3. Essa figura mostra quatro dos dezesseis canais disponíveis no ADC; esses canais são divididos em dois grupos (grupo A e grupo B), com oito canais cada. Em destaque na figura, estão os campos ADC Mode, Ch A0 Mode e Ch A0 Gain, referentes ao canal A0, ou seja, canal 0 do grupo A. Nota-se que esses três campos

se repetem para cada um dos demais canais disponíveis. Aqui, adotou-se o canal A0 arbitrariamente.

arameters Other Inf	fo Color		
/D converter (TI F28	335)	Help	
		Display	
Name	TI_ADC1		
ADC Mode	Continuous	-	
Ch A0 Mode	DC	-	
Ch A0 Gain	1.0		
Ch A1 Mode	DC		
Ch A1 Gain	1.0		
Ch A2 Mode	DC		
Ch A2 Gain	1.0		
Ch A3 Mode	DC		
Ch A3 Gain	1.0		
Ch A4 Mode	DC		

Figura A.3: Menu de configuração do inversor A/D

No campo ADC Mode pode-se escolher uma, dentre as três opções listadas abaixo.

- *Continuous*: o ADC executa a conversão continuamente, lendo sempre o valor da última conversão.
- Start/stop (8-channel): o ADC só executa a conversão mediante solicitação, em apenas um dos grupos de 8 canais.
- Start/stop (16-channel): o ADC só executa a conversão mediante solicitação, em todos os 16 canais.

Para o exemplo aqui abordado, seleciona-se a opção *Continuous*, pois é necessário que o sinal de corrente seja captado ininterruptamente. Em relação ao campo ADC Mode, este deve ser configurado com a opção DC, dado que as entradas analógicas suportam apenas valores CC no intervalo de 0 V a 3,3 V.

No caso aqui abordado, a referência de corrente (cf. Fig. A.1) está ajustada para 2 A. O transdutor de corrente presente no circuito de potência responde em tensão, e tem ganho unitário. Isso posto, quando a corrente de saída, i_o , estiver em seu valor de

regime (2 A), o transdutor de corrente responderá com um sinal CC de 2 V, que dispensa qualquer tipo de condicionamento pois está dentro dos limites do ADC. No entanto, caso a saída do sensor de corrente fosse um sinal CA cuja amplitude variasse, por exemplo, entre -1 V a 1 V, seria necessário adicionar-se um *offset* de 1 V, para que o sinl não asumisse valores menosres que zero.

Em relação ao campo $Ch \ A0 \ Gain$, este poderá assumir qualquer valor, a depender do ganho do transdutor utilizado: caso a medição seja feita em escala , por exemplo de 10:1, deve-se então ajustar o $Ch \ A0 \ Gain$ em 10, para qua a amplitude considerda no sistema de controle seja igual à amplitude da grandeza real, e não seu valor em escala. Como no caso em questão a medição de corrente está sendo feita em escala de 1:1, o Ch $A0 \ Gain$ deve ser unitário.

A.3.2 Configurações do módulo PWM

Com duplo *click* sobre o módulo PWM, abre-se o menu de configurações mostrado na Figura A.4. Nessa figura, estão destacados os parâmetros importantes que devem ser ajustados de acordo com a aplicação.

phase PWM					
arameters Other Info Co	plor				
Single-phase PWM generato	r (TI F28335)	Help	l		
		Display			Display
Name	TI_PWM1		Use Trip-Zone 4	Disable Trip-Zone 4	
PWM Source	PWM 1		Use Trip-Zone 5	Disable Trip-Zone 5	
Output Mode	Use PWM A		Use Trip-Zone 6	Disable Trip-Zone 6	
Dead Time	4us	I	Trip Action	High impedance	• - •
PWM Frequency	20K		Peak-to-Peak Value	3	
PWM Freq. Scaling Factor	1	•	Offset Value	0	<u> </u>
Carrier Wave Type	Sawtooth wave		Initial Input Value	0	
Trigger ADC	Do not trigger ADC		Start PWM at Beginning	Start	
ADC Trigger Position	0	<u> </u>			
Use Trip-Zone 1	Disable Trip-Zone 1				
Use Trip-Zone 2	Disable Trip-Zone 2	•			
Use Trip-Zone 3	Disable Trip-Zone 3				

Figura A.4: Menu de configuração do módulo PWM

Os campos destacados na Figura A.4 podem ser configurados com as opões listadas abaixo.

- PWM Source: campo onde seleciona-se uma, das seis saídas PWM disponíveis.
- Output Mode: aqui, seleciona-se qual será o bloco de PWMs referente à saída

selecionada no campo anterior. Podem ser selecionados os blocos A e B juntos, ou apenas um dos dois, de acordo com a necessidade.

- PWM Frequency: define a frequência dos pulsos de PWM.
- Carrier Wave Type: neste campo, seleciona-se o tipo de portadora do modulador PWM, que pode ser triangular(Triangular wave) ou dente-de-serra (Sawtooth wave).
- *Trigger ADC*: define se o módulo PWM irá disparar o módulo ADC. Aqui, as opções são:
 - 1- Do not trigger ADC, para que o ADC não seja disparado pelo módulo PWM.
 - 2- Trigger ADC grupo A, para o módulo PWM disparar o grupo A do ADC.
 - 3- Trigger ADC grupo B, para o módulo PWM disparar o grupo B do ADC.
 - 4- Trigger ADC grupo A & B, para o módulo PWM disparar ambos os grupos.
- *Peak-to-Peak Value*: este campo define o valor pico-a-pico da amplitude da portadora utilizada pelo modulador PWM.

No caso em discussão, é necessário informar qual será a saída PWM utilizada, o tipo, a frequência e a amplitude da portadora, e além disso, se o módulo PWM irá ou não disparar o ADC.

Bastando apenas uma saída de PWM, escolheu-se, arbitrariamente, o PWM1 do grupo A. Em relação ao tipo de portadora, escolheu-se uma dente-de-cerra, que em geral é o tipo mais utilizado em inversores CC-CC. A frequência dessa portadora é a mesma para a qual o sistema foi projetado (20 kHz), e a amplitude pico-a-pico está ajustada em 3, para que não haja sobremodulação, considerando que a referência do sistema de controle é igual a 2.

Conforme abordado na subseção A.3.1, o ADC deve realizar conversões ininterruptamente. Por tando, o módulo PWM não deve interferi-lo, e o campo *Trigger ADC* deve receber a opção *Do not trigger ADC*.

A.3.3 Configurações do módulo Simulation Control

Além da inserção dos módulos PWM e inversor A/D referentes ao DSP, deve-se configurar o *Simulation Control*, onde as informações referentes ao modelo do *hardware* e ao tipo de memória utilizada devem ser fornecidas. O ícone referente ao *Simulation Control* é obtido no menu *Simulate*, escolhendo-se a opção *Simulation Control*.

Acessando-se o ícone supracitado, tem-se a tela mostrada pela Figura A.5, onde o modelo de DSP é informado no campo em destaque. Os campos *Time Step* e *Total Time* também destacados, estão relacionados apenas à simulação, e não à geração do código.



Figura A.5: Campo onde se define o modelo do DSP utilizado.

Para definir o tipo de memória a ser utilizada, abre-se na tela do *Simulation Control*, o campo referente à memória conforme destacado na Figura A.6. Há quatro opções conforme listadas abaixo.

- RAM debug: o código será gravado apenas na memória RAM do DSP, e poderá ser depurado.
- *RAM release*: deixa o código apenas na memória *RAM* do DSP, e não permite *Debug.*
- Flash release: grava o código apenas na memória FLASH do DSP, quando não há espaço suficiente na memória RAM.
- Flash RAM release: permite utilização tanto da RAM, quanto da FLASH.



Apêndice A. Software PSIM aplicado à geração de código-fonte para DSP Texas F28335

Figura A.6: Campo onde se define a memoria na qual o código será gravado.

A escolha de uma dessas opções será baseada na necessidade de debug, e no tamanho do código gerado: caso seja necessário depurar o código, escolhe-se a opção $RAM \ debug$; caso contrário, pode-se escolher uma das outras três opções, levando em conta que a memória FLASH é mais rápida e tem mais espaço que a RAM. Aqui, a opção selecionada foi a $RAM \ debug$, dado que há espaço suficiente na memória RAM, e que em algum momento pode ser necessário a depuração de alguma parte do código.

A.3.4 Configurações do módulo DSP Configuration

O módulo *DSP Configuration* também deve ser inserido e tem por finalidade ajustar o *clock* e a velocidade de processamento do DSP. Esse bloco se encontra no menu *Elements*, onde deve-se selecionar a opção *SimCoder*, e em seguida *TI F28335 Target*, *DSP Configuration*. Por *default*, seus parâmetros vêm como destacados na Figura A.7, e já são o suficiente para inúmeras aplicações, não havendo, na maior parte dos casos, necessidade de alterá-los.

A.3.5 Configurações do módulo Hardware Configuration

O módulo *Hardware Configuration* também deve ser inserido. Ele é necessário para que se possa definir quais das saídas disponíveis será utilizada como PWM. Caso houvesse necessidade de alguma saída e/ou entrada digital, esta(s) também seria(m) definida(s) em *Hardware Configuration*.

FSIM - [C:\Users\pc12\Documents\Projeto1.psimsch*]	23 22	ø	\times
Eile Edit View Subcircuit Elements Simulate Options Utilities Window Help			- 8 ×
	27 A	[篇]	1 1
DSP Config F28355			<u> </u>
1 DSP Configuration × Parameters Other Info Color DSP configuration (TI F28335) Help			
Display Name TT_DSPSPD1 External Clock (MHz) 30 DSP Speed (MHz) 150			
			• •
- + ヘーキ * 母母母母 目白 ? ? ? ? * * 日日:	\$ \$	₽₩	\$ ₩ *

Figura A.7: Configurações de *clock* e velocidade de processamento do DSP

Para inserir esse módulo, no menu *Elements*, seleciona-se as opções *SimCoder*, *TI F28335 Target*, e em seguida *Hardware Configuration*. Com um duplo *click* no bloco *Hardware Configuration*, abre-se o menu de opções mostrado na Figura A.8.

PSIM - [C:\Users\pc12\Documents\Projeto1.psimsch*]	-	Ø	>	<
😰 File Edit View Subcircuit Elements Simulate Options Utilities Window Help			- 8	2
	9 _	A 匾	11 1	e.
Hardware Configuration			\times	
Parameters Color				-
Hardware Configuration for TI F28335	J	Unio	ck	
Select All Unselect All 2				
Imardurare Config F28335 GP101 Digital Input Digital Output Imardurate 1 GP101 Digital Input Digital Output PWM Capture 1 GP103 Digital Input Digital Output PWM Capture 1 GP104 Digital Input Digital Output PWM Capture GP103 Digital Input Digital Output PWM Capture GP104 Digital Input Digital Output PWM Capture GP105 Digital Input Digital Output PWM Capture GP106 Digital Input Digital Output PWM Capture GP108 Oigital Input Digital Output PWM Capture GP109 Oigital Input Digital Output PWM Capture GP109 Oigital Input Digital Output PWM Capture GP109 Oigital Input Digital Output PWM Capture GP1010 Oigital Input Digit				
GP1011 i Digital Input i Digital Output i PWM i Capture GP1012 Digital Input i Digital Output i Trip-Zone GP1013 Digital Input i Digital Output i Trip-Zone GP1014 Digital Input i Digital Output i Trip-Zone GP1015 Digital Input i Digital Output i Trip-Zone GP1017 Digital Input i Digital Output i Trip-Zone			*	-
	. 1	1.1-		

Figura A.8: Tela de configuração das portas de entrada/saída do DSP.

A primeira coluna de elementos no menu da Figura A.8, representa as portas de entrada/saída de uso geral (*General Purpose I/O*), que vão de GPIO0 a GPIO17. Estas portas poderão ser definidas como entrada digital, saída digital, PWM, etc, conforme opções listadas nas colunas subsequentes. Para o exemplo em questão, necessita-se apenas que uma das portas seja configurada como saída de PWM. Logo, arbitrariamante escolhe-se a GPIO0, conforme destacado na Figura A.8.

Uma observação importante nesse ponto, é que deve-se ter o *datasheet* do DSP em mãos, para que se possa saber qual o pino correspondente à porta que foi habilitada.

A.3.6 Gravação do código no DSP artavés do Code Composer Studio

Para efetuar a gravação, os arquivos necessários ao DSP devem ser gerados no PSIM. No menu *Simulate*, seleciona-se a opção *Generate Code*, e então uma pasta contendo o código principal, bibliotecas e demais arquivos, é criada automaticamente. Esta pasta está localiza no mesmo diretório utilizado para salvar o arquivo PSIM, e deve ser importada pelo *Code Composer Studio*.

No Code Composer Studio, menu Project, seleciona-se a opção Import Legacy CCSv3.3 Projects conforme mostra a Figura A.9. Em seguida, localiza-se o diretório onde encontra-se a pasta criada pelo PSIM, conforme mostra a Figura A.10. Após isso, aparecerá a tela mostrada pela Figura A.11, na qual se pode verificar o código gerado, e na parte mais à esquerda, os demais arquivos que foram importados.

Todos esses arquivos devem ser compilados, o que é feito pela opção *Build All*, dentro do menu *Project*. Para finalizar, conecta-se o *kit* do DSP ao computador, mantendo-se sua chave liga/desliga na posição *ON*. Em seguida, com um *click* no ícone destacado na barra de ferramentas (cf. Fig. A.11), o *Code Composer Studio* irá limpar toda a memória do DSP, e gravar o novo código. Finalizada a gravação, o DSP pode então ser utilizado.



Figura A.9: Ferramenta para importar o código gerado.
CCS Edit - Projeto1/Pr	🕯 🐨 Import Lee	acy CCS Projects			\times	-	đ	\times
	Select Legac	r CCS Project y CCS project or a directory to search for projects.		T			🕞 C	CS Edit
e 2	 Select a pro Select search Discovered leg 	ject file: ih-directory: acy projects:		Brows Brows	ie			e
8	 ○ Copy proj ● Keep orig ✓ Create 	Procurar Pasta PhSp_CS2_UE_Ret Projeto1 (C code) 2 RemoteSystem TempFiles Temp Temp1234 ti Pasta: Projeto1 (C code) Criar Nova Pasta	× *	Select	All t All			
Free License	?	< Back Next > Finish		Cano	el			

Figura A.10: Localização da pasta gerada pelo PSIM, através da ferramenta de importação.

Edit View Navigate Project Run	Scripts Window Help		
• 🔛 🗞 • 🖉 🛞 🛷 •		Quick Access	CCS Edit
Project Explorer 33 Projector (Active - 1, RamDebug) Solutions Solutions Solutions C2A, FPU FastR3, Deta1, lib Fr2835, FASH, Lankcmd Fr2835, FASH, FASH, Lankcmd FASH, FASH, FASH, FASH, Lankcmd FASH, FASH, FASH, FASH, Lankcmd FASH, FASH, F	Getting Started Projetol.c 23 // This code is created by SimcOder Vers // All Code is created by SimcOder Vers // 4// SimcOder is copyright by Powersim Inc // Date: September 12, 2017 23:01:37 Brinclude (math.h) Brinclude "P5_bios.h" Brinclude "P5_bios.h" 10 typedef float DefaultType; 11 #define GetCurTime() P5_GetSysTimer() 12 13 interrupt void Task(); 15 15 DefaultType foblSime = 0.0; 19 DefaultType foblAis = 0.0; 19 DefaultType foblAis = 0.0; 20 DefaultType foblAis = 0.0; 22 denterrupt void Task()	sion 9.1 for TI F28335 Hardware Target c., 2009-2011	***/
	<pre>26 DefaultType fRef, fTI_ADC1, fZ1, fSU 27 PS_EnableIntr();</pre>	JM1, fk1;	~

Figura A.11: Tela do *Code Composer Studio* mostrando a rotina principal (ao centro), e os arquivos complementares (à esquerda) que são necessários ao DSP.

Apêndice B

Descrição do aparato experimental

B.1 Introdução

Neste apêndice, apresenta-se todo o aparato experimental utilizado, cujo principal componente é o *kit* experimental da Texas Instruments, referenciado pelo fabricante como TMDSHV1PHINVKIT. Este *kit* consta de um inversor monofásico em ponte completa com um filtro LC de saída, e é controlado pelo DSP TMS320F28335.

B.2 DSP TMS320F28335

A Figura B.1 mostra o DSP utilizado juntamente com o Kit de gravação. Tratase de um DSP de ponto flutuante, com processador de 32 bis, e *clock* de 150 MHz. Há uma grande variedade de entradas analógicas (16) e saídas de PWM (8), que torna esse dispositivo adequado para muitas aplicações.



Figura B.1: Detalhe do DSP utilizado, em conjunto com a placa de gravação.

B.3 Inversor monofásico

Na Figura B.2, mostra-se o inversor monofásico que foi utilizado. Trata-se de um *kit* fabricado pela Texas, e que é controlado pelo sistema embarcado no DSP citado anteriormente.

As quatro chaves de potência que compõe a ponte inversora são IGBTs SPW20N60 com diodos *freewheeling*. Estas chaves são especificadas para operarem sob regime de corrente direta de até 15 A, e de tensão reversa de até 600 V. O filtro de saída é constituído por dois indutores de 3,5 mH e um capacitor não polarizado, com capacitância igual a 1 μ F e tensão nominal de 400 V. A corrente de saída do inversor é medida pelo sensor de efeito Hall destacado na Figura B.2. Na Figura B.3, mostra-se o circuito do inversor, e o detalhe das entradas (ADC) e saídas (PWM) presentes no DSP.



Figura B.2: Módulo experimental utilizado.

A conexão da saída do inversor à rede elétrica é realizada através do fechamento dos contatos dos dois relés, ambos acionados em conjunto pelo DSP. Os sinais de comando dos relés e das chaves, e os sinais provenientes das medições de corrente e tensão, passam por circuitos de condicionamento específicos já embutidos na placa do *kit*, e cujas entradas e saídas são devidamente identificadas no *datasheet* do inversor [78]. Após o condicionamento, estes sinais seguem para conexão com as entradas/saídas do DSP,



Figura B.3: Circuito do inversor em ponte completa conectado à rede, com detalhes do DSP e dos pontos de medição de correte de saída, e de tensão da rede.

como mostra o fluxograma da Figura B.4, onde v_g representa o sinal de tensão da rede, e i_g representa a corrente de saída. O bloco denominado *drivers* tem por função amplificar os sinais de PWM provenientes do DSP, condicionando-os a uma faixa de valores adequada para o acionamento das chaves. Cada uma das chaves têm seu próprio circuito *driver* independente, porém são todos iguais ao mostrado na Figura B.5. Além da função de amplificador, o circuito *driver* também provê a isolação entre a parte de controle e a parte de potência (da qual as chaves fazem parte) por meio do optoacoplador visto na figura.



Figura B.4: Fluxograma ilustrando as etapas dos condicionamento de sinais e controle das chaves e relés.

A montagem experimental, por sua vez, está apresentada na Figura B.6. Nesta figura, nota-se a presença de uma fonte auxiliar. Esta é uma fonte CC ajustável, de bancada, necessária para alimentar os circuitos de condicionamento do inversor, e os *drivers* das chaves de potência. O circuito dobrador de tensão tem por finalidade retificar



Figura B.5: Circuito drive utilizado em cada uma das chaves de potência.

a tensão alternada proveniente do variac, e elevá-la ao patamar de 400 V em corrente contínua. O variac é utilizado para que este valor de tensão contínua, que será aplicado à entrada CC do inversor, seja ajustado aos poucos, com mais segurança e precisão. Por fim, o transformador isolador é a interface utilizada entre a saída do inversor e a rede elétrica.



Figura B.6: Montagem experimental utilizada para os testes.

Referências Bibliográficas

- Ministério de Minas e Energia-MME. Energia solar no brasil e no mundo ano de referência: 2015, 2016. [Online]. Available: http://www.mme.gov.br.
- [2] IEA. Solar Energy Perspectives. 2011.
- [3] Roberto Zilles, Wilson Negrão Macêdo, Marcos André B. Galhardo, and Sérgio Henrique F. de Oliveira. Sistemas Fotovoltaicos Conectados à Rede Elétrica. Oficina de Textos, 1st edition, 2012.
- [4] ANEEL-RESOLUÇÃO NORMATIVA Nº 482. Condições gerais para o acesso de microgeração e minigeração distribuída aos sistemas de distribuição de energia elétrica, e sistema de compensação, 2012.
- [5] Yongheng Yang Keliang Zhou, Danwei Wang and Frede Blaabjerg. Periodic Control of Power Electronic Converters. Institution of Engineering and Technology, 1st edition, 2016.
- [6] S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg. A review of single-phase gridconnected inverters for photovoltaic modules. *IEEE Transactions on Industry Applications*, 41(5):1292–1306, Sept 2005.
- [7] H. Oldenkamp, I. J. de Jong, C. W. A. Baltus, S. A. M. Verhoeven, and S. Elstgeest. Reliability and accelerated life tests of the ac module mounted oke4 inverter. In *Conference Record of the Twenty Fifth IEEE Photovoltaic Specialists Conference -*1996, pages 1339–1342, May 1996.
- [8] R. H. Bonn. Developing a "next generation" pv inverter. In Conference Record of the

Twenty-Ninth IEEE Photovoltaic Specialists Conference, 2002., pages 1352–1355, May 2002.

- [9] S. Zengin, F. Deveci, and M. Boztepe. Decoupling capacitor selection in dcm flyback pv microinverters considering harmonic distortion. *IEEE Transactions on Power Electronics*, 28(2):816–825, Feb 2013.
- [10] R. Gules, W. M. dos Santos, F. A. dos Reis, E. F. R. Romaneli, and A. A. Badin. A modified sepic converter with high static gain for renewable applications. *IEEE Transactions on Power Electronics*, 29(11):5860–5871, Nov 2014.
- [11] G. Spiazzi, P. Mattavelli, J. R. Gazoli, R. Magalhaes, and G. Frattini. Improved integrated boost-flyback high step-up converter. In 2010 IEEE International Conference on Industrial Technology, pages 1169–1174, March 2010.
- [12] B. Verhoeven *et al.* Utility aspects of grid connected photovoltaic power systems, 1998. International Energy Agency Photovoltaic Power Systems, IEA PVPS T5-01: 1998. [Online]. Available: www.iea-pvps.org.
- [13] A. W. Ahmad, Y. Peng, J. Chen, and F. Han. An improved control method to suppress dc injection to the grid for grid-connected single-phase pv inverter with less harmonic distortion. In 2016 IEEE International Conference on Recent Trends in Electronics, Information Communication Technology (RTEICT), pages 855–860, May 2016.
- [14] D. G. Infield, P. Onions, A. D. Simmons, and G. A. Smith. Power quality from multiple grid-connected single-phase inverters. *IEEE Transactions on Power Delivery*, 19(4):1983–1989, Oct 2004.
- [15] Yaosuo Xue, Liuchen Chang, Sren Baekhj Kjaer, J. Bordonau, and T. Shimizu. Topologies of single-phase inverters for small distributed power generators: an overview. *IEEE Transactions on Power Electronics*, 19(5):1305–1314, Sept 2004.
- [16] S. Hara, Y. Yamamoto, T. Omata, and M. Nakano. Repetitive control system: a new type servo system for periodic exogenous signals. *IEEE Transactions on Automatic Control*, 33(7):659–668, Jul 1988.

- [17] Y. Yamamoto. Learning control and related problems in infinite-dimensional systems. In H.L. Trentelman and J.C. Willems, editors, *Essays on Control: Progress in Systems and Control Theory*, pages 191–222. Birkhäuser, Boston, 1993. (Capítulo).
- [18] Tadashi Inoue, Michio Nakano, Tadashi Kubo, Satoru Matsumoto, and Hitoshi Baba. High accuracy control for magnet power supply of proton synchrotron in recurrent operation. The transactions of the Institute of Electrical Engineers of Japan.C, 100(7):234-240, 1980.
- [19] B. A. Francis and W. M. Wonham. The internal model principle for linear multivariable regulators. Applied Mathematics and Optimization, 2(2):170–194, Jun 1975.
- [20] S. Fukuda and T. Yoda. A novel current-tracking method for active filters based on a sinusoidal internal model [for pwm invertors]. *IEEE Transactions on Industry Applications*, 37(3):888–895, May 2001.
- [21] Ying-Yu Tzou, Rong-Shyang Ou, Shih-Liang Jung, and Meng-Yueh Chang. Highperformance programmable ac power source with low harmonic distortion using dsp-based repetitive control technique. *IEEE Transactions on Power Electronics*, 12(4):715–725, Jul 1997.
- [22] Y. Yang, K. Zhou, and F. Blaabjerg. Current harmonics from single-phase gridconnected inverters x2014; examination and suppression. *IEEE Journal of Emerging* and Selected Topics in Power Electronics, 4(1):221–233, March 2016.
- [23] D. Dong, T. Thacker, R. Burgos, F. Wang, and D. Boroyevich. On zero steady-state error voltage control of single-phase pwm inverters with different load types. *IEEE Transactions on Power Electronics*, 26(11):3285–3297, Nov 2011.
- [24] J. V. FLORES. Projeto de controladores para o seguimento de referências periódicas em sistemas com atuadores saturantes. PhD thesis, Universidade Federal do Rio Grande do Sul. Escola de Engenharia. Programa de Pós-Graduação em Engenharia Elétrica., Porto Alegre, 2012.

- [25] Jeferson Vieira Flores, Luís Fernando Alves Pereira, João Manoel Gomes da Silva Jr, Daniel Ferreira Coutinho, and Guilherme Bonan. Síntese de controladores repetitivos chaveados: uma aplicação à fontes ininterruptas de energia (UPS). Sba: Controle Automação. Sociedade Brasileira de Automatica, 22:184 – 200, 04 2011.
- [26] G. Weiss. Repetitive control systems: Old and new ideas. In Martin C.F. Gilliam D.S. Byrnes C.I., Datta B.N., editor, Systems and Control in the Twenty-First Century, pages 389–404. Birkhäuser, Boston, 1997. (Capítulo).
- [27] M. Liserre R. Teodorescu and P. Rodríguez. Grid Converters for Photovoltaic and Wind Power Systems. John Wiley & Sons, 1st edition, 2011.
- [28] L. Malesani and P. Tomasin. PWM current control techniques of voltage source converters-a survey. In Industrial Electronics, Control, and Instrumentation, 1993.
 Proceedings of the IECON '93., International Conference on, pages 670–675 vol.2, Nov 1993.
- [29] ABNT NBR 16149. Sistemas Fotovoltaicos (FV) Características de Interface de Conexão Com a Rede Elétrica de Distribuição, 2013.
- [30] IEC 61727. Standard photovoltaic (pv) systems characteristics of the utility interface, 2009.
- [31] J. Rodriguez, J. Pontt, C. A. Silva, P. Correa, P. Lezana, P. Cortes, and U. Ammann. Predictive current control of a voltage source inverter. *IEEE Transactions* on *Industrial Electronics*, 54(1):495–503, Feb 2007.
- [32] S. Vazquez, J. I. Leon, L. G. Franquelo, J. Rodriguez, H. A. Young, A. Marquez, and P. Zanchetta. Model predictive control: A review of its applications in power electronics. *IEEE Industrial Electronics Magazine*, 8(1):16–31, March 2014.
- [33] P. Cortes, M. P. Kazmierkowski, R. M. Kennel, D. E. Quevedo, and J. Rodriguez. Predictive control in power electronics and drives. *IEEE Transactions on Industrial Electronics*, 55(12):4312–4324, Dec 2008.
- [34] H. Miranda, P. Cortes, J. I. Yuz, and J. Rodriguez. Predictive torque control of

induction machines based on state-space models. *IEEE Transactions on Industrial Electronics*, 56(6):1916–1924, June 2009.

- [35] R. Vargas, J. Rodriguez, U. Ammann, and P. W. Wheeler. Predictive current control of an induction machine fed by a matrix converter with reactive power control. *IEEE Transactions on Industrial Electronics*, 55(12):4362–4371, Dec 2008.
- [36] P. Cortes, G. Ortiz, J. I. Yuz, J. Rodriguez, S. Vazquez, and L. G. Franquelo. Model predictive control of an inverter with output *lc* filter for ups applications. *IEEE Transactions on Industrial Electronics*, 56(6):1875–1883, June 2009.
- [37] Dong-Choon Lee, Seung-Ki Sul, and Min-Ho Park. Comparison of AC current regulators for IGBT inverter. In *Conference Record of the Power Conversion Conference Yokohama 1993*, pages 206–212, April 1993.
- [38] K. P. Gokhale, A. Kawamura, and R. G. Hoft. Dead beat microprocessor control of pwm inverter for sinusoidal output waveform synthesis. In 1985 IEEE Power Electronics Specialists Conference, pages 28–36, June 1985.
- [39] A. Kawamura, T. Haneyoshi, and R. G. Hoft. Deadbeat controlled pwm inverter with parameter estimation using only voltage sensor. In 1986 17th Annual IEEE Power Electronics Specialists Conference, pages 576–583, June 1986.
- [40] A. Kawamura and K. Ishihara. High frequency deadbeat control of three phase pwm inverter used for uninterruptible power supply. In *Power Electronics Specialists Conference, 1988. PESC '88 Record., 19th Annual IEEE*, pages 644–649 vol.2, April 1988.
- [41] Y. Ito, T. Furuhashi, S. Okuma, and Y. Uchikawa. A digital current controller for a pwm inverter using a neural network and its stability. In 21st Annual IEEE Conference on Power Electronics Specialists, pages 219–224, 1990.
- [42] F. Harashima, Y. Demizu, S. Kondo, and H. Hashimoto. Application of neutral networks to power converter control. In *Conference Record of the IEEE Industry Applications Society Annual Meeting*, pages 1086–1091 vol.1, Oct 1989.

- [43] M. P. Kazmierkowski and M. A. Dzieniakowski. Review of current regulation methods for vs-pwm inverters. In *Industrial Electronics*, 1993. Conference Proceedings, ISIE'93 - Budapest., IEEE International Symposium on, pages 448–456, 1993.
- [44] Seong-Sik Min, Kyu-Chan Lee, Jhong-Whan Song, and Kyu-Bock Cho. A fuzzy current controller for field-oriented controlled induction machine by fuzzy rule. In *Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE*, pages 265–270 vol.1, Jun 1992.
- [45] S. Golestan, M. Monfared, and J. M. Guerrero. A novel control technique for singlephase grid-connected inverters. In *Proceedings of the 2011 International Conference* on Electrical Engineering and Informatics, pages 1–6, July 2011.
- [46] M. J. Ryan and R. D. Lorenz. A synchronous-frame controller for a single-phase sine wave inverter. In *Proceedings of APEC 97 - Applied Power Electronics Conference*, volume 2, pages 813–819 vol.2, Feb 1997.
- [47] A. Roshan, R. Burgos, A. C. Baisden, F. Wang, and D. Boroyevich. A d-q frame controller for a full-bridge single phase inverter used in small distributed power generation systems. In APEC 07 - Twenty-Second Annual IEEE Applied Power Electronics Conference and Exposition, pages 641–647, Feb 2007.
- [48] S. Sakamoto, T. Izumi, T. Yokoyama, and T. Haneyoshi. A new method for digital pll control using estimated quadrature two phase frequency detection. In *Proceedings* of the Power Conversion Conference-Osaka 2002 (Cat. No.02TH8579), volume 2, pages 671–676 vol.2, 2002.
- [49] M. Saitou, N. Matsui, and T. Shimizu. A control strategy of single-phase active filter using a novel d-q transformation. In 38th IAS Annual Meeting on Conference Record of the Industry Applications Conference, 2003., volume 2, pages 1222–1227 vol.2, Oct 2003.
- [50] S. Golestan, M. Monfared, J. M. Guerrero, and M. Joorabian. A d-q synchronous

frame controller for single-phase inverters. In 2011 2nd Power Electronics, Drive Systems and Technologies Conference, pages 317–323, Feb 2011.

- [51] D. N. Zmood and D. G. Holmes. Stationary frame current regulation of pwm inverters with zero steady-state error. *IEEE Transactions on Power Electronics*, 18(3):814–822, May 2003.
- [52] E. N. Chaves, E. A. A. Coelho, H. T. M. Carvalho, L. C. G. Freitas, B. V. João, and L. C. Freitas. Internal model control design applied to single-phase gridconnected inverters. In 2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC), pages 1–6, Nov 2015.
- [53] H. Khalfalla, S. Ethni, M. Al-Greer, V. Pickert, M. Armstrong, and V. T. Phan. An adaptive proportional resonant controller for single phase pv grid connected inverter based on band-pass filter technique. In 2017 11th IEEE International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG), pages 436–441, April 2017.
- [54] A. Javadi, A. Hamadi, A. Ndtoungou, and K. Al-Haddad. Enhanced standalone single-phase system with an spfli with a resonant controller. In 2017 IEEE International Conference on Industrial Technology (ICIT), pages 1492–1497, March 2017.
- [55] P. Yao, C. Hu, and Y. Lu. Photovoltaic grid-connected inverter based on frequency feedback pr controller. In 2016 IEEE 11th Conference on Industrial Electronics and Applications (ICIEA), pages 2558–2560, June 2016.
- [56] T. Ye, N. Dai, C. S. Lam, M. C. Wong, and J. M. Guerrero. Analysis, design, and implementation of a quasi-proportional-resonant controller for a multifunctional capacitive-coupling grid-connected inverter. *IEEE Transactions on Industry Applications*, 52(5):4269–4280, Sept 2016.
- [57] W. L. Chen and J. S. Lin. One-dimensional optimization for proportional x2013;resonant controller design against the change in source impedance and solar

irradiation in pv systems. *IEEE Transactions on Industrial Electronics*, 61(4):1845–1854, April 2014.

- [58] H. Yi, F. Zhuo, and F. Wang. Analysis about overshoot peaks appearing in the current loop with resonant controller. *IEEE Journal of Emerging and Selected Topics* in Power Electronics, 4(1):26–36, March 2016.
- [59] R. I. Bojoi, G. Griva, V. Bostan, M. Guerriero, F. Farina, and F. Profumo. Current control strategy for power conditioners using sinusoidal signal integrators in synchronous reference frame. *IEEE Transactions on Power Electronics*, 20(6):1402–1412, Nov 2005.
- [60] M. Castilla, J. Miret, J. Matas, L. Garcia de Vicuna, and J. M. Guerrero. Control design guidelines for single-phase grid-connected photovoltaic inverters with damped resonant harmonic compensators. *IEEE Transactions on Industrial Electronics*, 56(11):4492–4501, Nov 2009.
- [61] C. Lascu, L. Asiminoaei, I. Boldea, and F. Blaabjerg. High performance current controller for selective harmonic compensation in active power filters. *IEEE Transactions on Power Electronics*, 22(5):1826–1835, Sept 2007.
- [62] B. Ben, X. B. Zhang, Z. Z. Kan, R. Zhang, and C. J. Zhang. Improved repetitive control of single-phase three-level inverter based on pwm voltage feedback. In 2014 International Power Electronics and Application Conference and Exposition, pages 1328–1332, Nov 2014.
- [63] Chengzhi Wang, Yunping Zou, Hongyuan Jin, Kai Ding, and Yun Zhang. A high-performance five-level single-phase inverter using repetitive control and state feed-back. In *IEEE International Conference on Electric Machines and Drives*, 2005., pages 846–849, May 2005.
- [64] Chengzhi Wang, Yunping Zou, Hongyuan Jin, Kai Ding, Xianglian Xu, and Yun Zhang. Repetitive control with state feedbck on a single-phase five-level inverter for power quality improvement. In 2005 IEEE 36th Power Electronics Specialists Conference, pages 929–935, June 2005.

- [65] R. Ortega, G. Garcerá, E. Figueres, O. Carranza, and C. L. Trujillo. Design and application of a two degrees of freedom control with a repetitive controller in a single phase inverter. In 2011 IEEE International Symposium on Industrial Electronics, pages 1441–1446, June 2011.
- [66] Kai Zhang, Yong Kang, Jian Xiong, and Jian Chen. Direct repetitive control of spwm inverter for ups purpose. *IEEE Transactions on Power Electronics*, 18(3):784– 792, May 2003.
- [67] P. C. Loh, Y. Tang, F. Blaabjerg, and P. Wang. Mixed-frame and stationary-frame repetitive control schemes for compensating typical load and grid harmonics. *IET Power Electronics*, 4(2):218–226, February 2011.
- [68] M. Rashed, C. Klumpner, and G. Asher. Repetitive and resonant control for a singlephase grid-connected hybrid cascaded multilevel converter. *IEEE Transactions on Power Electronics*, 28(5):2224–2234, May 2013.
- [69] Ivo Barbi. Projeto de Inversores Monofásicos. Universidade Federal de Santa Catarina, Instituto de Eletrônica de Potência, Florianópolis, 2007.
- [70] Daniel W. Hart. Power Electronics. McGraw-Hill, 1st edition, 2011.
- [71] K. Zhou and J.C. Doyle. Essentials of Robust Control. Prentice-Hall, 1st edition, 1998.
- [72] Leilei Hu Yong Lu Guofei Teng, Guochun Xiao and Yuba Raj Kafle. Control strategy based on equivalent fundamental and odd harmonic resonators for single-phase dvrs. *Journal of Power Electronics*, 12(4):654–663, Jul 2012.
- [73] Katsuhiko Ogata. Modern Control Engineering. Pearson, 5th edition, 2010.
- [74] B. P. Lathi. Sinais e Sistemas Lineares. Bookman, 2a edition, 2007.
- [75] Robert W. Erickson and Dragan Maksimovié. Fundamentals of Power Electronics. Kluwer Academic, 2st edition, 2001.
- [76] L. Barhoumi, H. Bemri, and D. Soudani. Discretization of uncertain linears systems with time delay via euler's and tustin's approximations. In 2016 4th International

Conference on Control Engineering Information Technology (CEIT), pages 1–6, Dec 2016.

- [77] R. A. Mastromauro, M. Liserre, and A. Dell'Aquila. Study of the effects of inductor nonlinear behavior on the performance of current controllers for single-phase pv grid converters. *IEEE Transactions on Industrial Electronics*, 55(5):2043–2052, May 2008.
- [78] Texas Instruments. High Voltage Solar Inverter DC/AC Kit: User's Guide. 2011.